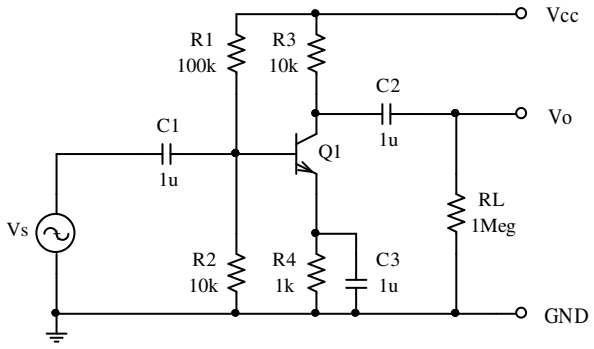
فصل دوم

تقویت کننده تفاضلی

۲-۱ مقدمه

مدار شکل ۲-۱ را در نظر بگیرید. با فرض $I_C = 1mA$ و $\beta = 100$ مشخصات ترانزیستور:

$g_m = 40mA/V$، $r_e = 25\Omega$، $r_\pi = 2.5k\Omega$ و $r_o = \infty$ بدست می‌آید.



شکل ۲-۱ مدار امیتر مشترک

از آنجا مشخصات مدار:

$$R_o = R3 \| RL \approx 10k\Omega$$

$$R_i = R1 \parallel R2 \parallel r_\pi = 100k\Omega \parallel 10k\Omega \parallel 2.5k\Omega \approx 2k\Omega$$

$$A_{v_s} = -g_m(R_C \parallel R_L) \approx -g_m \cdot R_C = -40mA/V \times 10k\Omega = -400$$

حاصل می‌شود. این تقویت کننده، یک تقویت کننده AC است که برای آن:

$$\tau_1 = R_i \cdot C_1 \approx 2k\Omega \times 1\mu F = 2\,ms \qquad (f_1 \approx 80\,Hz)$$

$$\tau_2 = (R_o + R_L) \cdot C_2 \approx 1M\,\Omega \times 1\mu F = 1s \qquad (f_2 \approx 0.16\,Hz)$$

$$\tau_3 = (r_e \parallel R4) \cdot C_3 \approx 25\Omega \times 1\mu F = 25\,\mu s \qquad (f_3 \approx 6\,kHz)$$

یعنی $f_l \approx 6kHz$ می‌باشد. به عبارت دیگر این تقویت کننده فقط برای سیگنال‌های با مؤلفه‌های بالای $6kHz$ قابل استفاده است.

فرض کنیم با این تقویت کننده می‌خواهیم یک دماسنج برای اندازه گیری دمای محیط بسازیم. در صورتی که حساسیت[1] سنسور[2] $S = 0.1\,mV/°C$ باشد و بخواهیم دمای $T_a = -50 \cdots +50°C$ را بکمک یک ولت متر با محدوده[3] $V_m = -2 \cdots +2V$ اندازه گیری نماییم، نیاز به یک تقویت کننده با بهره ولتاژ: $|A_v| = \dfrac{2\,V/50°C}{0.1mV/°C} = 400$ داریم. بنابراین به نظر می‌رسد که مدار شکل ۲-۱ بهره مطلوب را داشته باشد. ولی اگر پاسخ فرکانسی تقویت کننده را با طیف سیگنال (شکل ۲-۲) مقایسه کنیم، می‌بینیم که همپوشانی این دو عملاً صفر است. یعنی قسمت عمده‌ی انرژی سیگنال در فرکانس های حدود صفر هرتز قرار دارد. در صورتی که تقویت کننده مزبور سیگنال‌های بالای $6kHz$ را تقریباً بطور کامل تقویت می کند. (بهره این تقویت کننده در محدوده فرکانسی سیگنال کمتر از 10^{-12} است (چرا؟)).

---

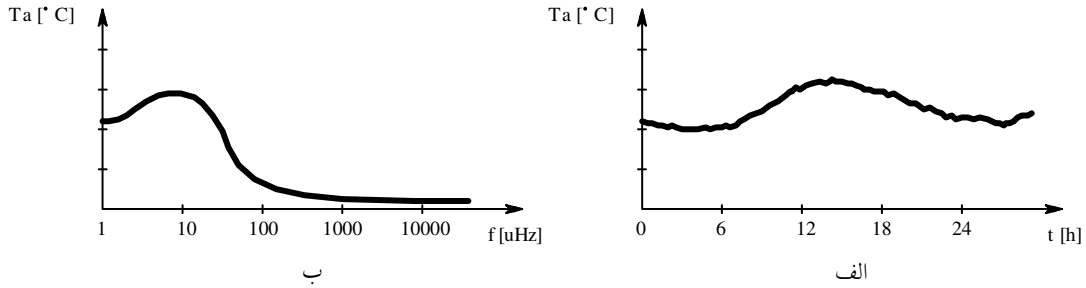
[1] ضریب تبدیل Sensitivity

[2] حسگر، Sensor

[3] گستره، Range

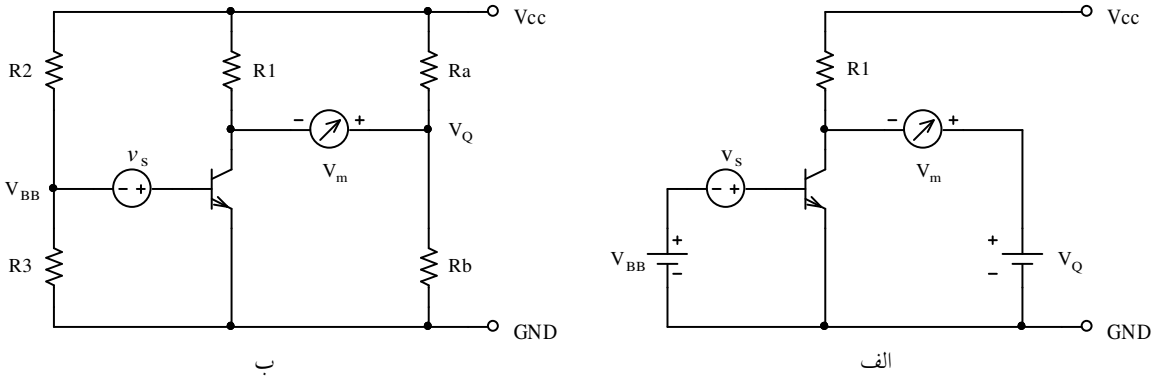
بنابراین از این تقویت کننده به هیچ وجه نمی‌توان برای منظور فوق استفاده کرد. (حتی اگر ظرفیت خازنها را هم میلیونها برابر بیشتر انتخاب کنیم).

همانطور که از طیف فرکانسی سیگنال بر می‌آید، برای این منظور باید از یک تقویت کننده DC استفاده نماییم. یعنی از خازن‌های کوپلاژ و بای پس نمی‌توان استفاده کرد.



شکل ۲-۲ الف- تغییرات دمای محیط در شبانه روز و ب- طیف فرکانسی آن

شکل ۲-۳ پیشنهادی برای این منظور ارایه میکند. بکمک V_{BB} ترانزیستور در نقطه کار مطلوب (مثلاً: $V_Q = V_{CE} = V_{CC}/2$ و $I_Q = I_C$) بایاس می‌شود.



شکل ۲-۳ الف- یک تقویت کننده DC و ب- نحوه پیاده سازی آن

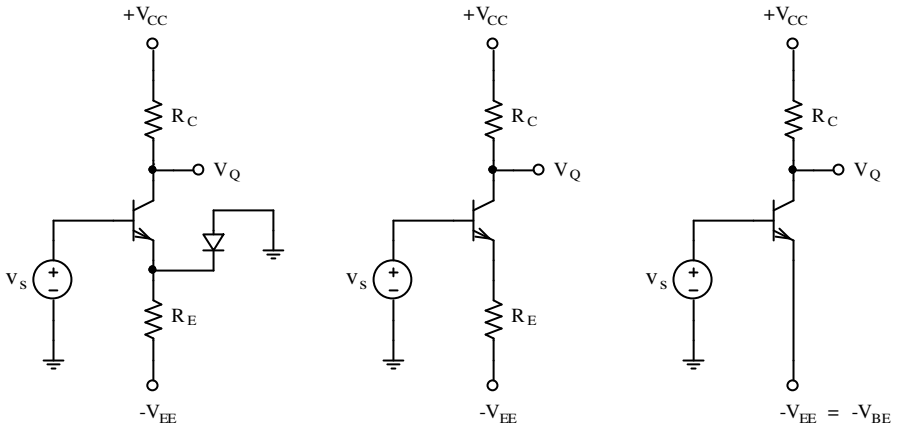
هنگامی که $v_s = 0$ است ولت متر نیز باید صفر ولت را نمایش دهد. بنابراین بکمک منبع ولتاژ V_Q اثر ولتاژ نقطه کار بر روی ولت متر حذف می شود. با فرض این که مقاومت داخلی ولت متر خیلی زیاد باشد $(R_m \to \infty)$ داریم: $v_m = -g_m \cdot R_c \cdot v_s = A_{v_s} \cdot v_s$.

این امر صحیح است که این پیشنهاد خواسته های مساله را (به ظاهر) بر آورده می سازد، ولی در عمل دارای عیوب زیادی است و قابل استفاده نمی باشد، زیرا:

- منبع ورودی شناور است (هیچ کدام از سرهای منبع سیگنال زمین نیستند). این عیب در بعضی از موارد قابل اغماض است، یا اصلاً ممکن است به حساب نیاید.
- ولت متر (مقاومت بار) شناور است (هیچ کدام از سرهای ولت متر زمین نیستند). اگر فقط یک ولت متر را بخواهیم در نظر بگیریم این عیب نیز مهم نیست. ولی در عمل ممکن است بجای ولت متر، یک طبقه دیگر تقویت کننده، یا یک قسمت دیگر مدار قرار گیرد. در چنین مواردی این مدار قابل استفاده نخواهد بود (چرا؟).
- در عمل V_{BB} و V_Q را بکمک تقسیم ولتاژ از V_{CC} بدست می آورند (شکل ٤-٢ ب). در این صورت اگر مقاومتهای مقسمهای ولتاژها کوچک باشند، تلفات زیاد می شود، و اگر بزرگ باشند، خطا زیاد میشود. به علت این که مقاومت داخلی ولت متر معمولاً زیاد است، مقاومتهای R_a و R_b تأثیر قابل ملاحظه ای روی مدار نمی گذارند ولی مقاومتهای بایاسینگ ($R_B = R2 \parallel R3$) باعث کاهش شدید بهره ولتاژ می شوند ($|A_v| \approx R1/(r_e + R_B/\beta)$)، که طبیعتاً این امر نا مطلوب است.
- با تغییر V_{CC} نقطه کار و در نتیجه V_m تغییر می کند که این تغییر شدیداً باعث ایجاد خطا می شود ($\frac{\Delta V_m}{\Delta V_{CC}} = \beta \cdot \frac{R1}{R_B + r_\pi} \cdot \frac{R3}{R2+R3} - \frac{1}{2}$ (چرا؟)). گذشته از آن، تغییر نقطه کار باعث تغییر بهره ولتاژ می شود، که آن هم - هر چند کمتر - ایجاد خطا در ولتاژ خروجی می کند.

- **ناپایداری حرارتی:** عیوب فوق الذکر عموماً تا حدودی قابل جبران یا گاهی حتی قابل اغماض هستند، ولی عیب اصلی مدار فوق، وابستگی زیاد آن به دمای ترانزیستور است! همانطور که می دانیم با تغییر دما I_S، β و V_{BE} تغییر می کنند و اثرات این تغییرات همگی همسو هستند. یعنی مثلاً با افزایش دما، هر کدام از سه عامل فوق، باعث افزایش I_C می گردد. اگر برای سادگی فقط تأثیر دما به روی V_{BE} را در نظر بگیریم داریم: $\frac{\Delta V_{BE}}{\Delta T} \approx -2mV/°C$ یعنی اگر دمای محیط فقط $10°C$ تغییر کند، $\Delta V_{BE} \approx 20mV$ می شود. که این معادل تغییرات $200°C$ دمای مورد اندازه گیری در مثال فوق می باشد (چرا؟).
- و بالاخره ایمنی این مدار در مقابل نویز کم است، یعنی سیگنال و نویز در ورودی از همدیگر قابل تفکیک نبوده، به یک اندازه تقویت می شوند: $S/N = 1 \equiv 0dB$.

اگر فعلاً مسئله شناور بودن بار مهم نباشد، می خواهیم راه حلی برای سایر اشکالات مدار پیدا کنیم. شکل ۲-٤ تقویت کننده با منبع سیگنال غیر شناور را نمایش می دهد.

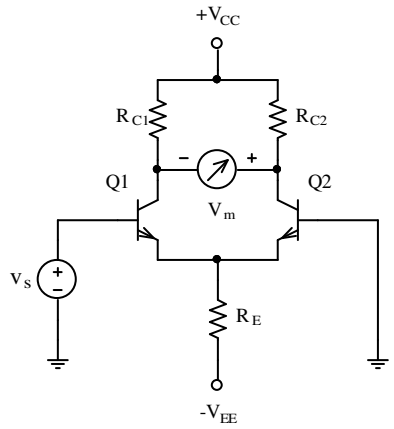


$|A_v| = R_C / (r_e + (R_E \parallel r_d))$ $|A_v| = R_C / (R_E + r_e)$ $|A_v| = R_C / r_e$

شکل ۲-٤ تقویت کننده با منبع سیگنال غیر شناور

در مدار شکل ۲-٤ الف یک ولتاژ منفی به اندازه ولتاژ بایاس ورودی تقویت کننده به امیتر اعمال می شود. در این صورت به ازای: $V_B = 0$، $V_O = V_Q$ و $I_C = I_Q$ خواهد بود. برای ایجاد این ولتاژ نیاز به یک منبع منفی($-V_{EE}$) و یک مقاومت (R_E) داریم (شکل ۲-٤ ب). ولی وجود این مقاومت باعث کم شدن بهره ولتاژ می شود. حال اگر مانند شکل ۲-٤ پ یک دیود در جهت مستقیم بین امیتر و زمین قرار دهیم - با فرض این که مشخصه این دیود و مشخصه دیود امیتر ترانزیستور یکسان باشد - همزمان هم ترانزیستور درست بایاس می شود، و هم بهره ولتاژ به اندازه قابل توجهی بیش از بهره مدار شکل ۲-٤ ب خواهد بود (چرا؟).

از آنجایی که عملاً مشخصه یک دیود و یک ترانزیستور با هم یکسان نیستند، اگر بجای یک دیود معمولی، از دیود $B-E$ یک ترانزیستور مشابه با ترانزیستور اصلی استفاده کنیم، می توان امیدوار بود که مشخصه های دو ترانزیستور، بسیار بهم نزدیک باشند. برای این که این تشابه کامل شود، از یک مدار متقارن نظیر شکل ۲-۵ استفاده می شود. این مدار به علت تقارن دارای دو ورودی است. یعنی منبع سیگنال می تواند به بیس $Q1$ یا به بیس $Q2$، یا بین دو بیس قرار گیرد. به علت این که تفاضل دو سیگنال بین دو ورودی (بین دو بیس) تقویت می شود[1]، به این مدار یک تقویت کننده تفاضلی[2] یا طبقه تفاضلی گویند.



شکل ۲-۵ یک طبقه تفاضلی

با فرض این که ترانزیستورها کاملاً یکسان و $R_{C1} = R_{C2} = R_C$ باشد، این مدار عیوب ذکر شده امیتر مشترک ساده را ـ بجز شناور بودن بار در خروجی ـ ندارد.

[1] ر. ک. فصل ۲-۳

[2] Differential Amplifier, Diff. Stage, Diff. Pair, Emitter Coupled Pair

در این مدار: $I_{C1} = I_{C2} = I_C$ و در نتیجه: $r_{e_1} = r_{e_2} = r_e$ بنابراین مشخصات مدار:

$$R_o = R_{C1} + R_{C2} = 2R_C$$

$$R_i = (\beta_1 + 1)(r_{e_1} + R_E \parallel r_{e_2}) \approx 2\beta r_e = 2r_\pi$$

$$A_{v_S} \equiv \frac{v_m}{v_s} = \frac{2R_C}{r_{e_1} + (r_{e_2} \parallel R_E)} \approx \frac{R_C}{r_e}$$

در صورتی که V_{CC} به اندازه ای باشد که ترانزیستورها اشباع نشوند، مقدار آن هیچ تاثیری بر روی کارکرد مدار ندارد. (چرا؟).

در صورتی که V_{EE} به اندازه کافی بزرگ باشد، تغییرات آن تاثیر قابل ملاحظه ای بر روی V_m ندارد (چرا؟)، فقط به علت تغییر I_C (بخاطر تغییر V_{EE})، بهره مدار و در نتیجه V_m تغییر می کند.

تغییر دما ـ همانطور که خواهیم دید ـ تأثیر کمی بر روی کار کرد مدار خواهد داشت. نویز پذیری این مدار نیز به مراتب کمتر از مدار امیتر مشترک معمولی می باشد، به همین دلیل حتی در بعضی از موارد در تقویت کننده های AC نیز از طبقه تفاضلی استفاده می شود.

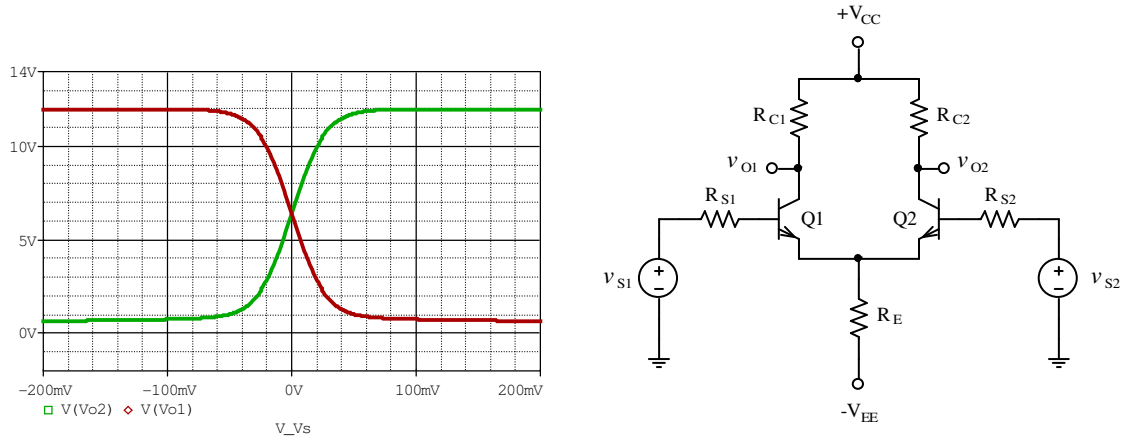
۲-۲ بررسی علایم بزرگ

۲-۲-۱ بررسی کیفی

شکل ۲-٦ الف یک تقویت کننده تفاضلی با دو منبع سیگنال v_{S1} و v_{S2} را نمایش می دهد. با فرض این که V_{CC} و V_{EE} به اندازه کافی[1] بزرگ باشند، می خواهیم مدار را بررسی کنیم. برای مثال

[1] منظور از "به اندازه کافی" یعنی مقادیری که به ازای آن، مدار کار خود را درست انجام دهد.

اگـر $v_{S1} < -100mV$ و $v_{S2} > 100mV$ باشـد، ($v_{S1} - v_{S2} < -200mV$)، $Q1$ قطـع و $Q2$ اشـباع است (چرا؟). با افزایش v_{S1} (و (یا) کاهش v_{S2}) به تدریج $Q1$ و $Q2$ وارد ناحیه فعال می شوند. بـا ادامه روند تغییرات، حالت عوض می شود. یعنی به تدریج $Q1$ وارد ناحیـه اشـباع و $Q2$ وارد ناحیـه قطع می شود. شکل ۲-٦ ب تغییرات ولتاژهای خروجـی را بـر حسـب ولتاژهـای ورودی (مشخصـه انتقالی) نمایش می دهد. در این مثال $V_{CC} = V_{EE} = 12V$ انتخاب شده اند. منحنی قرمـز رنـگ ولتـاژ کلکتور $Q1$ و منحنی سبز رنگ ولتاژ کلکتور $Q2$ را نمایش می دهد.



الف ب

شکل ۲-٦ الف- مدار یک تقویت کننده تفاضلی و ب - مشخصه انتقالی آن

تذکر: قطع شدن یک ترانزیستور همزمان با اشباع شدن ترانزیستور دیگر رخ نمی دهـد. حتـی بـا توجه به مقدار مقاومت ها امکان دارد که اصلاً ترانزیستورها اشباع نشوند. ولی مطمئناً قطع خواهند شد (چرا؟). برای طراحی بهینه معمولاً $V_{EE} = V_{CC}$ و $R_C = R_E$ انتخاب می شوند (چرا؟).

محاسبه نقطه کار: در نقطه کار $v_{S1} = v_{S2} = 0$ و با فرض $V_{R_S} \approx 0$:

$$I_{R_E} = (V_{EE} - V_{BE}) / R_E \approx V_{EE} / R_E$$

$$I_{C_1} = I_{C_2} = I_C \approx I_{R_E} / 2$$

$$V_{CE_1} = V_{CE_2} = V_{CE_Q} = V_{CC} - R_C \cdot I_C + V_{BE}$$

مثال ۲-۱: نقاط کار ترانزیستورها و ماکزیمم دامنه سیگنال خروجی مدار شکل ۲-٦ را، با فرض مشابه بودن ترانزیستورها، با مشخصات: $V_{BE} = 0.7V$ و $\beta = 250$، برای $v_{S1} = 0$، $v_{S2} = v_S$ بدست آورید. $R_E = 56k\Omega$، $R_{S1} = R_{S2} = 1k\Omega$، $R_{C1} = R_{C2} = 68k\Omega$ و $V_{CC} = V_{EE} = 12V$ فرض شوند.

حل: بعلت تقارن مدار، $V_{CE_1} = V_{CE_2} = V_{CE}$ و $I_{C_1} = I_{C_2} = I_C$. در ضمن از اثر R_{S1} و R_{S2} بر روی نقطه کار می توان صرفنظر کرد (چرا؟).

$$I_{R_E} = (V_{EE} - V_{BE}) / R_E = (12V - 0.7V) / 56k\Omega \approx 200\mu A$$

$$I_C = I_{R_E} / 2 \approx 100\mu A$$

$$V_{CE_Q} = V_{CC} - I_C \cdot R_C + V_{BE} = 12V - 100\mu A \times 68k\Omega + 0.7V = 5.9V$$

$$\left.\begin{aligned} V_{OP_1}{}^{+} &= I_C \cdot R_C \approx 6.8V \\ V_{OP1}{}^{-} &= V_{CE_Q} - V_{CE_{SAT}} = 5.9V - 0.2V = 5.7V \end{aligned}\right\} \Rightarrow V_{OP_1} \approx 5.7V$$

بعلت تقارن: $(v_{o2} = -v_{o1})$

$$V_{OP2} = V_{OP1} \Rightarrow V_{OP} = 2 \cdot V_{OP1} \approx 11V$$

۲-۲-۲ بر رسی کمی

در این بخش می خواهیم مشخصه انتقالی طبقه تفاضلی شکل ۲-٦ الف، یعنی تابع نمودار شکل ۲-٦ ب را بدست آوریم. با فرض $R_{C2} = R_{C1} = R_C$ و $R_{S2} = R_{S1} \approx 0$:

$$v_{O1} = V_{CC} - R_C \cdot i_{C1} \qquad (۱-۲)$$

$$v_{O2} = V_{CC} - R_C \cdot i_{C2} \qquad (۲-۲)$$

در صورتی که ولتاژ خروجی را ولتاژ بین دو کلکتور در نظر بگیریم (خروجی تفاضلی):

$$v_O = v_{O1} - v_{O2} = -R_C \cdot (i_{C1} - i_{C2}) \qquad (۳-۲)$$

از (۱-۱۰۰) بـه عبـارت دیگـر (۱-۱۰۹) داریـم: $v_{BE} = n \cdot V_T \cdot \ln(i_C / I_S)$. بـا فـرض مشـابه بـودن ترانزیستورها، $n = 1$، $\beta >> 1$ و $V_A \to \infty$، به کمک KVL در حلقه ورودی:

$$v_{S1} - v_{BE1} - v_{S2} + v_{BE2} = 0$$

در نتیجه:

$$v_{S1} - v_{S2} = v_{BE1} - v_{BE2} = V_T \cdot \ln \frac{i_{C1}}{I_S} - V_T \cdot \ln \frac{i_{C2}}{I_S} = V_T \cdot \ln \frac{i_{C1}}{i_{C2}} \qquad (٤-۲)$$

همچنین با انتخاب $I_{EE} = I_{R_E}$ و ایـن واقعیـت کـه تـا زمـانی کـه ترانزیسـتورها اشـباع نشـده باشـند $i_{R_E} \approx I_{R_E} = (V_{EE} - V_{BE})/R_E$ (چرا؟)، به کمک KCL:

$$i_{C1} - i_{C2} = I_{EE} \qquad (۵-۲)$$

با جانشینی i_{C1} از (۲-٤) در (۲-۵):

$$i_{C2} \cdot \exp \frac{v_{S1} - v_{S2}}{V_T} + i_{C2} = I_{EE}$$

به عبارت دیگر:

$$i_{C2} = \frac{I_{EE}}{1 + \exp((v_{S1} - v_{S2})/V_T)} \qquad (٦-۲)$$

و به همین ترتیب:

$$i_{C1} = \frac{I_{EE}}{1 + \exp((v_{S2} - v_{S1})/V_T)} = \frac{I_{EE} \cdot \exp((v_{S1} - v_{S2})/V_T)}{1 + \exp((v_{S1} - v_{S2})/V_T)} \qquad (۷-۲)$$

روابط (۲-٦) و (۲-۷) مبین نحوه کار کرد طبقه تفاضلی می باشند. مثلاً اگر $v_{S1}-v_{S2}$ خیلی منفی باشد، $\exp\frac{v_{S1}-v_{S2}}{V_T}\to 0$ و در نتیجه $i_{C1}\to 0$ و $i_{C2}\to I_{EE}$. همچنین اگر $v_{S1}-v_{S2}$ خیلی مثبت باشد، $\exp\frac{v_{S1}-v_{S2}}{V_T}\to \infty$ و در نتیجه $i_{C1}\to I_{EE}$ و $i_{C2}\to 0$.

و اما خیلی منفی یا خیلی مثبت یعنی چه؟ چنان که فرض کنیم $i_{C1}=0.01I_{EE}\approx 0$، از رابطه (۲-۷)

$$i_{C1}=\frac{I_{EE}\cdot\exp\left((v_{S1}-v_{S2})/V_T\right)}{1+\exp\left((v_{S1}-v_{S2})/V_T\right)}=\frac{I_{EE}}{100}$$

و از آن جا

$$\exp\left((v_{S2}-v_{S1})/V_T\right)\approx 0.01\ \Rightarrow\ v_{S2}-v_{S1}\approx -V_T\ln 100\approx -4.6V_T\approx -115mV$$

بنابراین به ازای ولتاژهای $v_{S1}-v_{S2}$ منفی تر از حدود $-100mV$ ترانزیستور $Q1$ عملاً به حالت قطع می رود، به همین دلیل این ولتاژها را می توان "خیلی منفی" در نظر گرفت. و به همین ترتیب به ازای ولتاژهای $v_{S1}-v_{S2}$ مثبت تر از حدود $+100mV$ ترانزیستور $Q2$ عملاً به حالت قطع می رود، به همین دلیل این ولتاژها را می توان "خیلی مثبت" در نظر گرفت.

برای محاسبه ولتاژهای خروجی از (۲-۱) و (۲-۷):

$$v_{O1}=V_{CC}-R_C\cdot\frac{I_{EE}\cdot\exp\left((v_{S1}-v_{S2})/V_T\right)}{1+\exp\left((v_{S1}-v_{S2})/V_T\right)} \qquad (۲-۸)$$

و همچنین از (۲-۲) و (۲-٦):

$$v_{O2}=V_{CC}-R_C\cdot\frac{I_{EE}}{1+\exp\left((v_{S1}-v_{S2})/V_T\right)} \qquad (۲-۹)$$

بنابراین اگر ولتاژ خروجی مدار را تفاضل دو ولتاژ فوق را در نظر بگیریم:

$$v_O=v_{O1}-v_{O2}=-R_C\cdot(i_{C1}-i_{C2}) \qquad (۲-۱۰)$$

با مجهول معاون گرفتن $e^x=\exp\left((v_{S1}-v_{S2})/V_T\right)$، روابط (۲-۸) و (۲-۹) به صورت:

$$v_{O1} = V_{CC} - R_C \cdot I_{EE} \cdot \frac{e^x}{1+e^x} \qquad (۲-۸ \text{ الف})$$

$$v_{O2} = V_{CC} - R_C \cdot I_{EE} \cdot \frac{1}{1+e^x} \qquad (۲-۹ \text{ الف})$$

در می آیند. با جانشینی این روابط در (۲-۱۰):

$$v_O = R_C \cdot I_{EE} \cdot \frac{1-e^x}{1+e^x} = -R_C \cdot I_{EE} \cdot \tanh(x/2)$$

و از آن جا:

$$v_O = -R_C \cdot I_{EE} \cdot \tanh \frac{v_{S1} - v_{S2}}{2V_T} \qquad (۲-۱۱)$$

از این رابطه نتیجه می شود که ولتاژ تفاضلی خروجی، به ازای ولتاژ تفاضلی ورودی خیلی منفی، از حالت "اشباع" به مقدار $v_O = +R_C \cdot I_{EE}$ شروع می شود، و با افـزایش ورودی بـه تـدریج وارد ناحیـه خطی می شود. رابطه ولتاژ خروجی از ولتاژ ورودی به ازای مقادیر نسبتاً کوچک $|v_{S1} - v_{S2}|$ یک رابطه خطی خواهد بود. با افزایش ورودی به ولتاژ هـای خیلـی مثبـت، مـدار بـه حالـت "اشـباع" بـه مقـدار $v_O = -R_C \cdot I_{EE}$، می رسد. توجه کنید که مفهوم "اشباع مدار" با مفهـوم "اشـباع ترانزیسـتور" متفـاوت است. با وجود این که در بررسی انجام شده فرض بر این بود که ترانزیستورها اشباع نمـی شـوند، ولـی مدار دو حالت اشباع دارد.

از مطالب فوق چنین نتیجه گرفته می شود که چنان که بخواهیم از زوج تفاضلی بـه عنـوان سـویچ استفاده کنیم، باید $|v_{S1} - v_{S2}| > 4V_T$ باشد، و چنان که بخواهیم از آن به عنوان یک تقویت کننده خطی استفاده کنیم، باید $|v_{S1} - v_{S2}| << 4V_T$ باشد. خانواده ای از مدارهای منطقی ساخته می شود که در آنهـا از زوج تفاضلی استفاده می کنند؛ این تکنولوژی به ECL [1] مشهور است.

[1] ECL: Emitter Coupled Logic

تذکر ۱- در بررسی های انجام شده، $n=1$ فرض شده است. واضح است که در غیر این صورت، در تمام روابط فوق به جای V_T، $n\cdot V_T$ قرار می گیرد.

تذکر ۲- ولتاژ ورودی برای محدوده خطی، به عبارت دیگر حدود اشباع مدار؛ مستقل از مقادیر المانهای مدار یا مقدار منابع تغذیه می باشد. این محدوده ها فقط به نسبت ولتاژ ورودی به $n\cdot V_T$ بستگی دارد.

تذکر ۳- برای این که میزان خطای ناشی از غیر خطی بودن مشخصه انتقالی یک زوج تفاضلی به عنوان یک تقویت کننده خطی را به دست آوریم، به این نحو عمل می کنیم:

برای سادگی در نوشتن روابط: $v_I = v_{S1} - v_{S2},\ x = \dfrac{v_I}{2V_T}$

از (۲-۱۱) $v_O = -R_C \cdot I_{EE} \cdot \tanh x$

از طرف دیگر در صورت خطی بودن: $v'_O = v_o = A_v \cdot v_i$

و بنا به تعریف و به کمک (۲-۱۱): $A_v \equiv \left.\dfrac{\partial v_O}{\partial v_I}\right|_{V_I=0} = -\dfrac{R_C \cdot I_{EE}}{2V_T}$

در نتیجه: $v'_O = -\dfrac{R_C \cdot I_{EE}}{2V_T} \cdot v_i = -R_C \cdot I_{EE} \cdot x$

بنا به تعریف خطای نسبی: $E_r = \dfrac{v'_O - v_O}{v_O} = \dfrac{x - \tanh x}{\tanh x}$

مقدار خطا برای سیگنال ورودی با دامنه های مختلف با فرض $n=1$ و $V_T = 25mV$ در جدول ۲-۱ منعکس شده است.

جدول ۲-۱ خطای ناشی از غیر خطی بودن بهره یک طبقه تفاضلی

x	0.01	0.02	0.05	0.1	0.175	0.2	0.39	0.5	1
$V_i[mV]$	0.5	1	2.5	5	8.75	10	19.5	25	50
$E_r[\%]$	0.003	0.013	0.083	0.333	1.02	1.33	5.02	8.19	31.3

همان طور که از این جدول بر می آید، برای خطای حدود یک در صد، دامنه سیگنال ورودی باید کمتر از حدود نه میلی ولت باشد. برای مقایسه؛ برای مدار امیتر مشترک، برای خطای حدود یک در صد، دامنه سیگنال ورودی باید کمتر از حدود یک میلی ولت باشد. و این یکی دیگر از مزایای طبقه تفاضلی نسبت به طبقه امیتر مشترک است.

۲-۳ بررسی علایم کوچک

همانطور که از نمودار شکل ۲-٦ ب و رابطه (۲-۱۱) بر می آید، مشخصه انتقالی تقویت کننده تفاضلی، (مانند هر تقویت کننده واقعی دیگر) یک تابع غیر خطی است. اگر حول نقطه کار، تغییرات ورودی (دامنه سیگنال) به اندازه کافی کوچک باشد، می توان تقویت کننده را خطی فرض کرد. اگر یکی از ورودیها را زمین کرده، سیگنال را به ورودی دیگر اعمال کنیم (مثلاً در مدار شکل ۲-٦ الف $v_{S2}=0$ و $v_{S1}=v_S$)، مدار مانند یک ترکیب کلکتور مشترک ساده $(Q1)$ و بیس مشترک ساده $(Q2)$ عمل می کند. نحوه محاسبه مشخصات تقویت کننده را برای این حالت در فصل ۱ بررسی کرده ایم.

حال می خواهیم دو منبع مستقل v_{S1} و v_{S2} را به تقویت کننده اعمال کرده مشخصات مدار را بدست آوریم. توسط v_{S1} و v_{S2} می توان دو ولتاژ حالت تفاضلی[1] (v_d) و حالت مشترک[2]، (v_c) را چنین تعریف کرد:

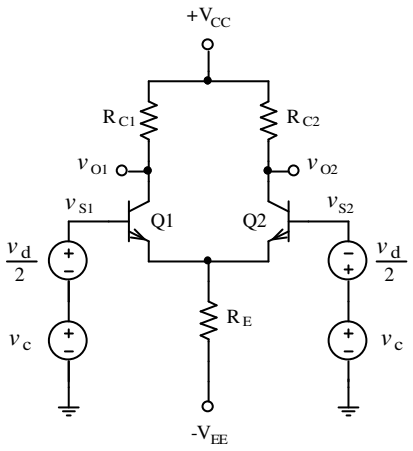
$$\begin{cases} v_d = v_{S1} - v_{S2} \\ v_c = \dfrac{v_{S1} + v_{S2}}{2} \end{cases} \qquad (۱۲-۲)$$

و از آنجا:

$$\begin{cases} v_{S1} = v_c + \dfrac{v_d}{2} \\ v_{S2} = v_c - \dfrac{v_d}{2} \end{cases} \qquad (۱۳-۲)$$

بـرای مثـال اگـر $v_{S1} = 2.01V$ و $v_{S2} = 1.99V$ باشـد، $v_d = 20mV$ و $v_c = 2V$ خواهـد بـود.

بنابراین مدار شکل ٦-۲ را می توان بصورت مدار شـکل ۷-۲ در نظر گرفت[3]. یعنی همواره می توان بجای دو منبع سـیگنال v_{S1} و v_{S2}، تفاضل آنها را به عنـوان یـک مؤلفـه سـیگنال و متوسط آنها را بعنوان مؤلفه دیگر در نظر گرفت. تا زمانی کـه تقویت کننده در ناحیه خطی به کار رود، می توان با استفاده از قضیه جمع آثار، ولتاژهای خروجی را بدسـت آورد. یعنـی بـا فرض $R_{C1} = R_{C2} = R_C$ و $Q_1 \equiv Q_2$:



شکل ۲-۷ تعریف مولفه های ولتاژ های تفاضلی و مشترک

$$\begin{cases} v_{o_1} = A_{v_c} \cdot v_c + A_{v_d} \cdot v_d \\ v_{o_2} = A_{v_c} \cdot v_c - A_{v_d} \cdot v_d \end{cases} \qquad (۱٤-۲)$$

---

[1] Differential Mode
[2] Common Mode
[3] چون R_{s1} و R_{s2} در مدار نقش اساسی ندارند، برای سادگی آنها را حذف کرده‌ایم

بعبارت دیگر:

$$v_o = v_{o_1} - v_{o_2} = 2A_{v_d} \cdot v_d \qquad (۱۵-۲)$$

رابطه (۲-۱۵) نشان می دهد که در صورتی که تقویت کننده ایده‌آل باشد، فقط تفاضل دو سیگنال ورودی در بین دو خروجی ظاهر می شود! به همین دلیل نام این تقویت کننده را، تقویت کننده تفاضلی گذاشته اند.

در عمل می توان ولتاژ خروجی را از هر کدام از خروجیها (v_{o_1} یا v_{o_2}) نسبت به زمین در نظر گرفت. در این صورت به تقویت کننده "تک انتهایی[1]" گفته می شود. یا ولتاژ بین دو خروجی ($v_{o_1} - v_{o_2}$) را در نظر گرفت، در این صورت به تقویت کننده، "تفاضلی در خروجی[2]" گفته می شود.

در حالت عادی تقویت کننده بصورت تک انتهایی مورد استفاده قرار می گیرد. در صورتی که منظور سیگنال تفاضلی در خروجی باشد، مشخصات مدار را برای هر کدام از هر دو خروجی در نظر گرفته اثر آن را بین دو خروجی بدست می آورند.

برای بدست آوردن مشخصات مدار، طبق قضیه جمع آثار، می توان مدار شکل ۲-۷ را بصورت مدارهای شکل ۲-۸ تجزیه نمود. در مدار شکل ۲-۸ الف، تا زمانی که مدار در ناحیه خطی باشد، با افزایش v_{B_1} به اندازه ΔV، i_{C_1} به اندازه ΔI_C افزایش می یابد. در این حال v_{B_2} به اندازه ΔV و i_{C_2} به اندازه ΔI_C کاهش می یابد (چرا؟). یعنی:

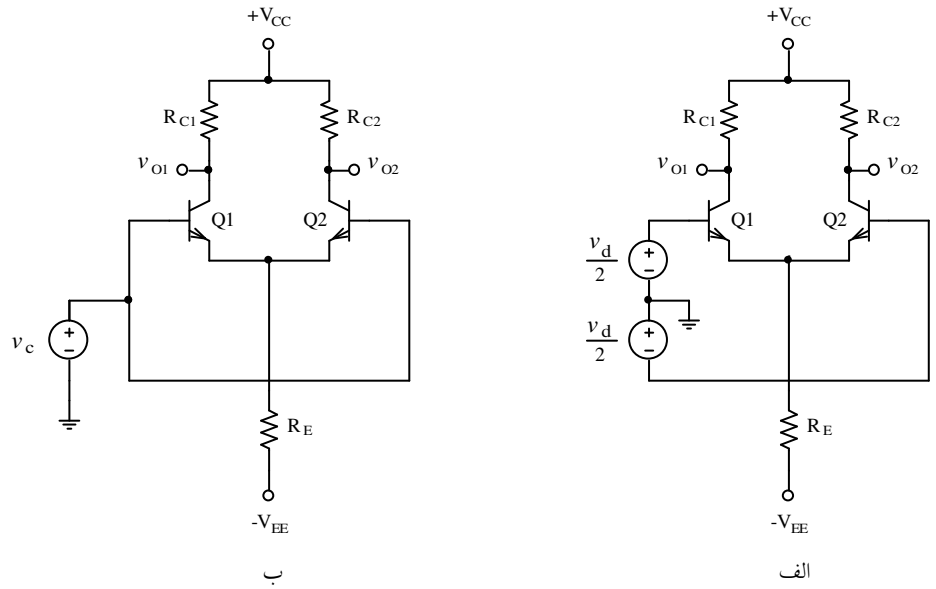
$$I_{R_E} \approx I_{C_1} + I_{C_2} = 2I_C$$

$$\Delta I_{R_E} \approx \Delta I_{C_1} + \Delta I_{C_2} = \Delta I_C - \Delta I_C = 0$$

$$\Delta V_{R_E} = \Delta I_{R_E} \cdot R_E \approx 0$$

---

[1] Single Ended
[2] Differential Ended

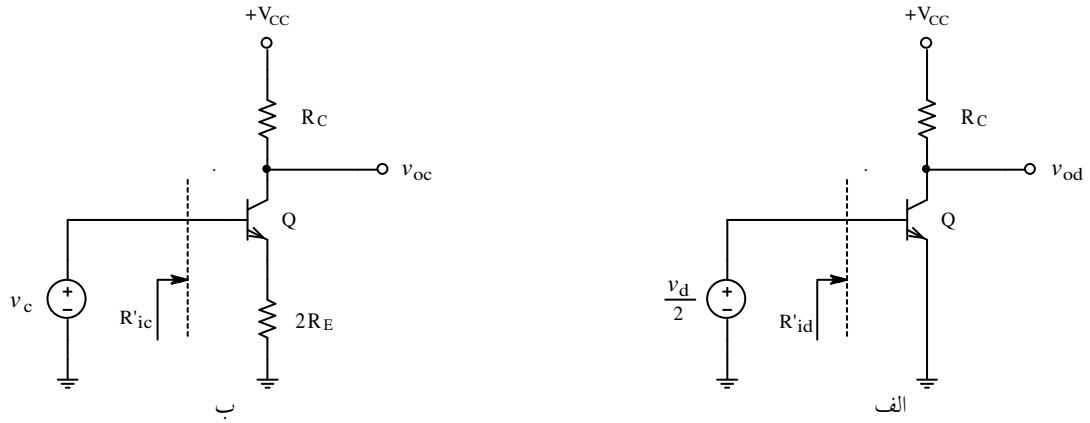


شکل ۲–۸ تجزیه مدار زوج تفاضلی به دو حالت الف– تفاضلی و ب– مشترک

این امر به مفهوم این است که: $v_e \approx 0$ و $i_{R_E} \approx 0$. یعنی برای بررسی مشخصات دینـامیکی مـدار، می توان بجای مدار شکل ۲–۸ الف، از مدار شکل ۲–۹ الف استفاده کرد. همچنین در مـدار شـکل ۲–۸ ب، بیس ها بهم و امیتر ها بهم وصل هستند، بنابراین:

$$v_{BE_1} = v_{BE_2} \qquad \Rightarrow \qquad i_{C_1} = i_{C_2} \qquad v_{CE_1} = v_{CE_2}$$

یعنی این مدار مثل دو مدار امیتر مشترک، که با هم موازی بسته شده اند، عمل مـی کنـد. در نتیجـه مـی توان آنرا بصورت مدار شکل ۲–۹ ب در نظر گرفت.



شکل ۲–۹ نیم شاخه تقویت کننده تفاضلی در حالت: الف– تفاضلی و ب– مشترک

محاسبه مشخصات مدار در حالت تفاضلی: از روی شکل ۲-۹ الف:

$$R'_{id} = r_\pi = (\beta + 1)\cdot r_e$$

$$R_{id} = 2R'_{id} = 2\,r_\pi \approx 2\,\beta\, r_e \qquad (۱۶-۲)$$

$$A_{vd} \equiv \frac{v_{od}}{v_d} = -\frac{1}{2}\, g_m\, R_{od} \approx -\frac{R_C}{2\,r_e} \qquad (۱۷-۲)$$

با فرض $n \cdot V_T = 25mV$:

$$A_{vd} \approx -\frac{1}{2}\, g_m\, R_C = -\frac{1}{2}\cdot\frac{I_C \cdot R_C}{n \cdot V_T} = -20V_{R_C}$$

این رابطه بیان می دارد که برای بهره ولتاژ فقط مقدار افت ولتاژ بر روی مقاومت کلکتور در نقطه کار مهم است.

محاسبه مشخصات مدار در حالت مشترک: از روی شکل ۲-۹ ب:

$$R'_{ic} = r_\pi + 2(\beta+1)R_E = (\beta+1)\cdot(r_e + 2R_E) \approx 2\beta\, R_E$$

$$R_{ic} = R'_{ic}/2 \approx \beta\, R_E \qquad (۱۸-۲)$$

$$A_{vc} \approx -\frac{R_C}{r_e + 2R_E} \approx -\frac{R_C}{2R_E} \qquad (۱۹-۲)$$

محاسبه مقاومت خروجی: چون برای محاسبه مقاومت خروجی، منابع ورودی را صفر کرده یک سیگنال از خروجی به مدار اعمال می کنیم، مدارهای شکل های ۲- ۸، ۲-۹ الف و ب از این جهت معادل خواهند بود. بنابراین مقاومت خروجی برای حالت تفاضلی و مشترک یکسان بوده، برابر است با:

$$R_{oc} = R_{od} \approx 2r_o \| R_C \approx R_C \qquad (۲۰-۲)$$

(چرا؟)[1].

[1] ر. ک. پیوست ۲-۱

تذکر: در بررسی های فوق $V_A \to \infty$ و در نتیجه $r_o \to \infty$ و $\beta >> 1$ در نظر گرفته شده است. این امر باعث ایجاد خطای محاسباتی می شود که در اکثر مدار های واقعی قابل اغماض است. برای محاسبه دقیق مدار می توانید به پیوست ۲-۱ مراجعه نمایید.

اگر در مدار شکل ۲-۷ خروجی را تفاضلی بگیریم، در محاسبه مقاومت ورودی تغییری حاصل نمی شود (چرا؟). بهره و مقاومت خروجی از روابط زیر بدست می آیند (چرا؟).

$$\left|A_{vd}\right| = g_m R_C \approx \frac{R_C}{r_e} \approx 40 V_{R_C} \qquad (۲۱-۲)$$

$$A_{vc} = 0 \qquad (۲۲-۲)$$

$$R_{oc} = R_{od} \approx 2R_C \qquad (۲۳-۲)$$

حال بر گردیم سر دما سنج خودمان. اگر این دما سنج را بکمک مدار شکل ۲-۵ بسازیم و بجای v_s حسگر دما را قرار دهیم:

از (۲-۲۱): $A_{vd} = 40 V_{R_C}$

و از خواسته های مسئله: $A_{vd} = 400$

نتیجه می شود: $V_{R_C} = 10V$

از آن جایی که $-2V \le V_m \le 2V$ می تواند باشد، باید:

$$V_{CE} \ge \frac{V_{\max}}{2} + V_{CE_{sat}} = 1V + 0.3V = 1.3V$$

و در نتیجه: $V_{CC} \ge V_{R_C} + V_{CE} - V_{BE} = 10V + 1.3V - 0.7V = 10.6V$

باشد (چرا؟). بنابراین مثلاً $V_{CC} = V_{EE} = 12V$ انتخاب می شود و از آنجا:

$$\left.\begin{aligned} I_{R_E} &\approx 2I_{R_C} = 2I_C \\ V_{R_E} &= V_{EE} - V_{BE} \end{aligned}\right\} \quad \Rightarrow \quad R_E = \frac{V_{R_E}}{I_{R_E}} = \frac{V_{EE} - V_{BE}}{2I_C}$$

توجه شود که در این مدار مقادیر R_E و R_C مهم نیستند، بلکه فقط نسبت آنها (چرا؟). برای این که مقدار R_m در میزان بهره اثر قابل ملاحظه ای نداشته باشد، باید: $R_C << R_m$ باشد. از طرف دیگر هر قدر R_C و در نتیجه R_E کوچکتر انتخاب شوند، مصرف باطری بیشتر می شود. با توجه به این که ولت مترهای امروزی معمولاً دارای مقاومت داخلی $R_m \geq 10M\Omega$ هستند، انتخاب $I_C = 100\mu A$ و در نتیجه:

$$R_{C1} = R_{C2} = \frac{V_{R_C}}{I_C} = \frac{10V}{0.1mA} = 100k\Omega$$
$$R_E = \frac{V_{EE} - V_{BE}}{2I_C} = \frac{12V - 0.7V}{0.2mA} = 56.5k\Omega$$

می تواند انتخاب خوبی باشد (مقاومت های استاندارد: $100k\Omega$ و $56k\Omega$).

این مدار خواسته های مسئله را برآورده می سازد $(A_v = 400)$، و عیوب مدار امیتر مشترک ساده را ندارد، زیرا:

- منبع ورودی شناور نیست
- شناور بودن بار در این مدار عیب به حساب نمی آید
- برخلاف مدار شکل ۲-۳، تغییر V_{CC} (تا زمانی که تقویت کننده به مرز اشباع نرود، مثلاً در این مثال $V_{CC} > 11V$) هیچگونه تاثیری بر روی کارکرد مدار ندارد. تغییر V_{EE} فقط بر روی A_v تأثیر می گذارد. بطوری که:

$$\frac{\Delta V_O}{\Delta V_{CC}} = 0, \quad \frac{\Delta A_v / A_v}{\Delta V_{CC} / V_{CC}} = 0, \quad \frac{\Delta V_O}{\Delta V_{EE}} = 0, \quad \frac{\Delta A_v / A_v}{\Delta V_{EE} / V_{EE}} \approx 1$$

(چرا؟). یعنی مثلاً با تغییر ده درصدی V_{EE}، بهره مدار نیز ۱۰٪ تغییر می کند، که معادل با همان مقدار تغییر در مدار شکل ۲-۳ است. ولی این تغییر V_{EE} تاثیری روی V_O ندارد، در صورتی که در مدار شکل ۲-۳، با توجه به مقدار β، مقاومتها و سیگنال ورودی، خطای اندازه گیری می تواند ∞ نیز بشود! (چرا؟)

- حسن اصلی این مدار در پایداری حرارتی آن است. در این مدار چون دما، بر روی هر دو ترانزیستور یکسان اثر می کند، این اثر در خروجی خنثی می شود. (از (۲-۲۲): $A_{vc} = 0$)

- بنابراین تغییر دما فقط روی $A_v = A_{vd}$ تأثیر می گذارد که مقدار آن هم کم است[1]. بطوری که: $\frac{\Delta V_o}{\Delta T} = 0, \quad \frac{\Delta A_v / A_v}{\Delta T} < \frac{0.33\%}{°C}$

- بالاخره ایمنی این مدار در مقابل نویز خارجی[2] بسیار بالاست. زیرا بعلت این که نویز خارجی به هر دو ورودی تقویت کننده بصورت مشترک ظاهر می شود و $A_{vc} = 0$ است، در خروجی اثر آن حذف می شود. بنابراین در حالت ایده‌آل:

$$S / N = \infty \equiv \infty \, dB$$

[1] به عنوان تمرین این مطلب را اثبات کنید.

[2] منظور از نویز خارجی، تداخل (Interference) است. یعنی سیگنال‌های ناخواسته ای که خارج از منبع سیگنال اصلی، مثلاً از طریق القای الکتریکی یا مغناطیسی، ار طریق منبع تغذیه، ... به ورودی تقویت کننده اعمال می شوند. در مقابل، این مدار در برابر نویز های داخلی، یعنی تغییرات اتفاقی ولتاژها (و جریان های) داخلی المانها، مانند نویز حرارتی، نویز جریانی و امثالهم، مقاوم نیست!

۲-٤ حذف حالت مشترک

همانطور که دیدیم در عمل معمولاً سیگنال اصلی در بین دو ورودی تقویت کننده تفاضلی قرار می گیرد و تغییرات ناخواسته (اثر دما، نویز خارجی) بصورت حالت مشترک به تقویت کننده اعمال می شود. به همین دلیل نسبت بهره تفاضلی به بهره مشترک به عنوان معیاری برای کیفیت تقویت کننده به حساب می آید. این نسبت را ضریب حذف حالت مشترک[1] می نامند. بنا به تعریف:

$$CMRR = \left|\frac{A_{vd}}{A_{vc}}\right| \qquad (۲-۲٤ \text{ الف})$$

$$CMRR[dB] = 20\log\left|\frac{A_{vd}}{A_{vc}}\right| \qquad (۲-۲٤ \text{ ب})$$

اگر خروجی را تفاضلی بگیریم، در حالت ایده‌آل - همانطور که در بخش قبل دیدیم - $CMRR \to \infty$. ولی در عمل اولاً به واسطه یکسان نبودن کامل مشخصات ترانزیستورها و داشتن تلرانس مقاومتها، سیگنال دو خروجی کاملاً یکسان نبوده و در نتیجه: $A_{vc} \neq 0$ به عبارت دیگر $CMRR$ مقداری محدود خواهد بود. ثانیاً اکثراً در طبقه تفاضلی از خروجی تک انتهایی استفاده می شود. در این صورت با فرض ایده‌آل بودن عناصر:

از (۲-۱۷)
$$|A_{vd}| \approx \frac{R_C}{2r_e}$$

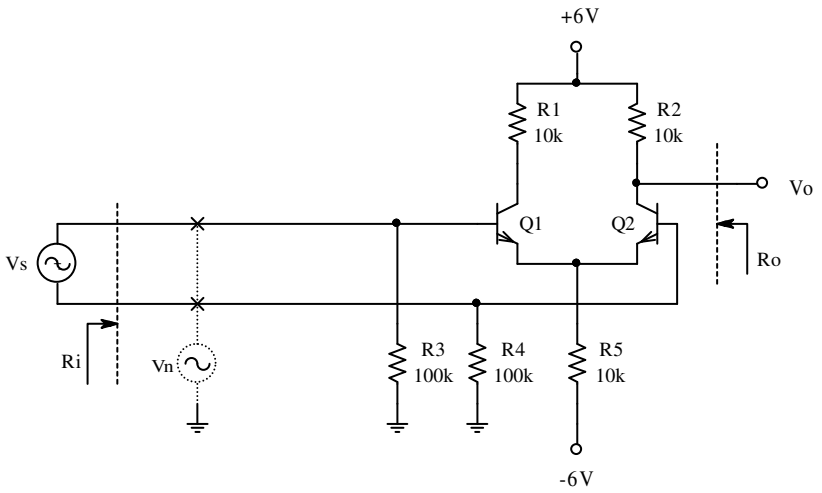
و از (۲-۱۹)
$$|A_{vc}| \approx \frac{R_C}{2R_E}$$

در نتیجه:

$$CMRR = \left|\frac{A_{vd}}{A_{vc}}\right| \approx \frac{R_E}{r_e} \qquad (۲-۲۵)$$

[1] CMRR: Common Mode Rejection Ratio

مثال ۲-۲ با فرض $\beta = 200$ مشخصات مدار شکل ۲-۱۰ را بدست آورید.



شکل ۲-۱۰ مدار مثال ۲-۲

حل:

الف- ابتدا جریان نقطه کار را بدست می آوریم. با فرض این که از افت ولتاژ بـر روی مقاومتهـای بیس صرفنظر کنیم:

$$I_C \approx \frac{V_{EE} - V_{BE}}{2R_E} = \frac{6V - 0.7V}{20k\Omega} = 265\mu A \approx 0.26mA$$

اگر جواب دقیقتر مد نظر باشد، باید افت ولتاژ روی مقاومتهای $R3$ و $R4$ را هـم در نظـر بگیـریم. در نتیجه:

$$\left.\begin{aligned} I_B = I_{B1} = I_{B2} = \frac{I_C}{\beta} \approx \frac{0.26\mu A}{200} \\ V_{R_B} = I_B \cdot R_B \approx 0.13V \end{aligned}\right\} \quad \Rightarrow \quad I_C \approx \frac{6V - 0.7V - 0.13V}{20k\Omega} \approx 258\mu A$$

حل مسئله را با جریان کلکتور تقریبی ادامه می دهیم. جوابهای دقیق (شبیه سـازی شـده) داخـل پرانتـز نوشته شده اند.

$$V_{CE} = V_{CC} - I_C \cdot R_C + V_E = 6V - 10k\Omega \times 0.26mA + 0.7V = 4.1V \quad (4.26V)$$

ب- بدست آوردن پارامترهای ترانزیستور (چون جز β سایر پارامتر ها ذکر نشده اند، مقادیر پیش فرض یعنی $V_A \to \infty$ و $n \cdot V_T = 25mV$ در نظر گرفته می شوند):

$$r_e \approx \frac{n \cdot V_T}{I_C} = \frac{25mV}{0.26mA} \approx 100\Omega, \quad r_o \approx \frac{V_A}{I_C} \to \infty$$

پ- بدست آوردن مشخصات مدار:

$$|A_{vd}| \approx \frac{R_C}{2r_e} = \frac{10k\Omega}{2\times 100\Omega} = 50 \qquad (49.47)$$

$$|A_{vc}| \approx \frac{R_C}{2R_E} = \frac{10k\Omega}{2\times 10k\Omega} = 0.5 \qquad (0.495)$$

$$R_{id} \approx 2R_B \parallel 2\beta r_e = 200k\Omega \parallel (2\times 200\times 100\Omega) \approx 33.33k\Omega \qquad (33.48k\Omega)$$

$$R_{ic} \approx \frac{1}{2}(R_B \parallel 2\beta R_E) = \frac{1}{2}(100k \parallel (2\times 200\times 10k)) \approx 48.78k\Omega \qquad (48.79k\Omega)$$

$$R_{od} = R_{oc} \approx R_C = 10k\Omega \qquad (10k\Omega)$$

$$CMRR = |A_{vd}/A_{vc}| \approx 100 \equiv 40dB \qquad (99.94)$$

مفهوم $CMRR = 100$ یعنی این که اگر فرضاً دامنه سیگنال $V_s = 1mV$ و دامنه نویز $V_n = 10mV$ باشد، ولتاژ خروجی:

$$v_o = A_{vd} \cdot v_s + A_{vc} \cdot v_N = 50mV \cdot \sin \omega_s t + 5mV \cdot \sin \omega_n t$$

خواهد بود. به عبارت دیگر:

$$\left.\begin{array}{l}(S/N)_i = -20dB \\ (S/N)_o = +20dB\end{array}\right\} \Rightarrow \frac{(S/N)_o}{(S/N)_i} = 40dB$$

تغییرات ولتاژ خروجی بر اثر تغییرات دما را هم می توان مانند اثر نویز در نظر گرفت، زیرا دما بر روی V_{BE}ی هر دو ترانزیستور بطور یکسان اثر می کند. مثلاً بر اثر افزایش $\Delta T = 5°C$، ولتاژ بیس – امیتر هر ترانزیستور فرضاً $\Delta V_{BE} = -10mV$ تغییر می کند. این امر باعث افزایش مجموع جریان امیتر ترانزیستورها به اندازه $\Delta I_{R_E} \approx -\Delta V_{BE}/R_E = 10mV/10k\Omega = 1\mu A$، بعبارت دیگر $\Delta I_C = 0.5\mu A$ و در نتیجه $\Delta V_o = 5mV$ می گردد. یعنی تغییرات دما با ضریب A_{vc} در خروجی ظاهر می شود.

از این مثال نتیجه می گیریم که هر قدر $CMRR$ بزرگتر باشد، پایداری حرارتی و مقاومت مدار در مقابل نویز خارجی بیشتر می شود.

از رابطه (۲–۲۵) نتیجه می شود که برای بالا بردن $CMRR$ باید R_E را بزرگ انتخاب کرد. ولی:

$$CMRR = \frac{R_E}{r_e} = \frac{(V_{EE} - V_{BE})/I_E}{n \cdot V_T / I_C} \approx \frac{V_{EE} - V_{BE}}{2 \cdot n \cdot V_T} \approx \frac{V_{EE} - V_{BE}}{50mV} \qquad (۲۶–۲)$$

چون R_E و r_e هر دو تابعی از I_E هستند، r_e به R_E وابسته بوده، با زیاد شدن R_E، r_e هم بزرگ می شود. بنابراین زیاد شدن R_E به تنهایی کمکی به بزرگ شدن $CMRR$ نمی کند.

از رابطه (۲–۲۶) نتیجه می گیریم که چون $V_{BE} \approx const.$، هر قدر V_{EE} بزرگتر باشد، $CMRR$ نیز بیشتر می شود. بنابراین اگر مثلاً در مداری به $CMRR \geq 60\ dB$ نیاز باشد:

$$60\ dB \equiv 1000, \quad CMRR \approx V_{EE}/50mV \geq 1000 \quad \Rightarrow \quad V_{EE} \geq 50V$$

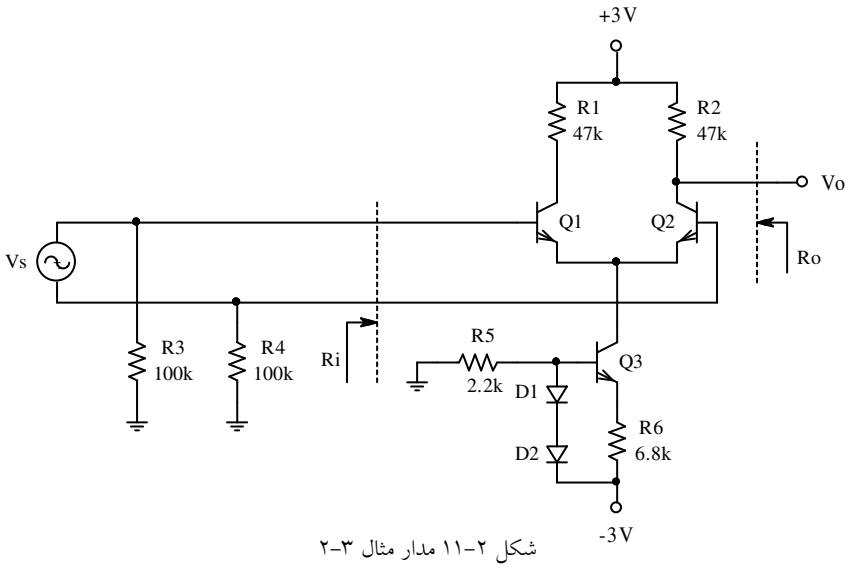
یا اگر $CMRR \geq 80\ dB$ مطلوب باشد، باید $V_{EE} \geq 500V$ انتخاب شود! در عمل مدارهایی نیز وجود دارد که برای آنها $CMRR > 120\ dB$. یعنی اگر بخواهیم از مدار شکل ۲–۱۰ برای این منظور استفاده کنیم، باید $V_{EE} > 50kV$ باشد! توجه کنید که این مقادیر با فرض ایده‌آل بودن عناصر به دست آمده اند. در صورتی که همانطور که ذکر شد، در مدارهای واقعی مقدار $CMRR$ به مراتب کمتر از آنی است که توسط رابطه (۲–۲۵) محاسبه می شود. پس راه حل فائق آمدن بر این معضل چیست؟ چگونه می توان با

ولتاژهای چند ولتی به $CMRR > 60\ dB$ یا حتی $CMRR > 120\ dB$ دست یافت؟ برای این منظـور راه حل های گوناگونی وجود دارد، که در عمل از ترکیبی از آنها استفاده می شود. حال می خواهیم یکـی از این پیشنهاد ها را بررسی کنیم.

از رابطه (۲-۲۵) نتیجه می شود که وابستگی r_e به R_E از طریق I_E به عبـارت دیگـر I_C اسـت. بنابراین اگر بتوان کاری کرد که در عین حال این که I_E (I_C) به اندازه کافی بزرگ بماند - با یک ولتاژ محدود - R_E بتواند خیلی بزرگ باشد، به راه حل مطلوب دست یافته‌ایم.

همانطور که می دانیم یک منبع جریان یک دو قطبی است - که در حالت ایـده‌آل - بـا افـت ولتـاژ صفر و مقاومت بینهایت می تواند یک جریان مشخصی را تولید نماید. بنـابراین اگـر در طبقـه تفاضـلی بجای R_E از یک منبع جریان استفاده کنیم، می توان به خواسته های مسئله دست یافت.

مثال ۲-۳ با فرض مشابه بودن ترانزیستور هـا بـا مشخصـات: $V_D \approx V_{BE} \approx 0.7V$، $\beta_F = 250$ و $V_A = 100V$ مشخصات مدار شکل ۲-۱۱ را بدست آورید.



شکل ۲-۱۱ مدار مثال ۳-۲

حل:

الف– بایاسینگ مدار:

$$\beta_{DC} \approx \beta_{AC} \approx \beta_F \approx 250 \qquad (252)$$

$$I_D \approx \frac{V_{EE} - 2V_D}{R5} \approx \frac{(3V - 2\times 0.7V)}{2.2k} \approx 0.73mA \qquad (727\mu A)$$

$$I_{C3} \approx \frac{2V_D - V_{BE}}{R6} = \frac{0.7V}{6.8k} \approx 0.1mA \qquad (103\mu A)$$

$$I_{C1} = I_{C2} \approx \frac{1}{2} I_{C3} \approx 50\mu A \qquad (51.1\mu A)$$

با فرض $V_{R3} = V_{R4} \approx 0$:

$$V_{CE1} = V_{CE2} = V_{CE} = V_{CC} - I_C R_C + V_{BE}$$

$$V_{CE} = 3V - 50\mu A \times 47k + 0.7V = 1.35V \qquad (1.28V)$$

توجه کنید که در این مدار – تا زمانی که ترانزیستورها در ناحیه فعال باقی بمانند، از اثر ارلی بتوان صرفنظر کرد، $V_{BE} = Const.$ و $V_D = Const.$ فرض شوند – مقادیر $R_B = R3 = R4$، V_{CC} و V_{EE} هیچ نقشی در نحوه کارکرد مدار ندارند. و این یکی دیگر از محسنات این مدار است. یعنی عدم وابستگی به منابع تغذیه و مقاومتهای بایاسینگ خارجی مدار.

ب– محاسبه پارامترهای دیودها و ترانزیستورها:

$$r_{d_1} = r_{d_2} = r_d = n \cdot V_T / I_D = 25mV/0.73mA \approx 34.2\Omega \qquad (34.4\Omega)$$

$$r_{e_1} = r_{e_2} = r_e \approx n \cdot V_T / I_C \approx 25mV/50\mu A = 500\Omega$$

$$r_{\pi_1} = r_{\pi_2} = r_\pi \approx \beta \cdot r_e \approx 250 \times 500\Omega = 125k\Omega \qquad (123k\Omega)$$

$$g_{m_1} = g_{m_2} = g_m \approx 1/r_e \approx 1/500\Omega \approx 2mA/V \qquad (2.04mA/V)$$

$$r_{o_1} = r_{o_2} = r_o = (V_A + V_{CB})/I_C \approx 100V/50\mu A = 2M\Omega \qquad (1.97M\Omega)$$

$$r_{e_3} \approx n \cdot V_T / I_{C3} = 25mV/0.1mA = 250\Omega$$

$$r_{\pi_3} \approx \beta \cdot r_{e_3} \approx 250 \times 250\Omega = 62.5\,k\Omega \qquad (61.5k\Omega)$$

$$g_{m_3} \approx 1/r_{e_3} \approx 1/250\Omega = 4\,mA/V \qquad (4.1mA/V)$$

$$r_{o_3} \approx V_A / I_{C3} \approx 100V/0.1mA = 1M\Omega \qquad (984k\Omega)$$

از آن جایی که منبع جریان جانشین R_E شده است، باید بجای R_E مقاومت خروجی منبع جریان (R_{o_3}) را قرار دهیم. با توجه به این که $r_{d_1} + r_{d_2} << r_{\pi_3}$ است:

$$R_E = R_{o_3} \approx (1 + g_{m_3}(R6 \parallel r_{\pi_3}))\, r_{o_3}$$

$$R_E \approx (1 + 4\,mA/V\,(6.8k\Omega \parallel 62.5k\Omega)) \times 1M\Omega \approx 25\,M\Omega$$

پ- محاسبه مشخصات مدار:

$$R_{id} = 2r_\pi = 2 \times 125k\Omega = 250\,k\Omega \qquad (246.4k\Omega)$$

$$R_{od} \approx R_2 \parallel 2r_{o_2} \approx 47k\Omega \parallel 4M\Omega \approx 47\,k\Omega \qquad (46.45k\Omega)$$

$$A_{vd} = \frac{1}{2} g_m \left(R_C \| r_o\right) \approx \frac{1}{2} \times 2\,mA/V \times 47\,k\Omega = 47 \qquad (46.87)$$

$$R_{ic} \approx \tfrac{1}{2}\beta(r_o \parallel 2R_E) = \frac{1}{2} \times 250 \times \left(2M \parallel \left(2 \times 25M\right)\right) \approx 250\,M\Omega \qquad (239.2M\Omega)$$

$$R_{oc} = R_{od} \approx 47\,k\Omega \qquad (46.45k\Omega)$$

$$A_{vc} \approx -R_C/2R_E \approx -47k\Omega/\left(2 \times 25M\Omega\right) \approx -10^{-3} \qquad (-0.817 \times 10^{-3})$$

$$CMRR = \left|\frac{A_{vd}}{A_{vc}}\right| \approx R_E/r_e \approx 25M\Omega/500\Omega = 50000 \equiv 94\,dB \qquad (57382 \equiv 95.18dB)$$

بنابراین با منابع تغذیه فقط ۳ ولتی، به ضریب حذف های حدود ۱۰۰ دی بی دست یافتیم (همانطور که ذکر شد مقادیر V_{CC} و V_{EE} نقش اساسی در $CMRR$ بازی نمی کنند).

۲-۵ محدوده های ولتاژ ورودی و خروجی

در مدار شکل ۲-۱۱ چون $I_{C1} = I_{C2} \approx I_{C3}/2 \approx Const.$ و مستقل از V_B است - تا زمانی که ترانزیستورها قطع یا اشباع نشوند - v_s را می توان بجای این که نسبت به زمین بایاس کرد، نسبت به ولتاژ دیگری سنجید! یعنی $R_{B_1} = R3$ و $R_{B_2} = R4$ را می توان (همزمان) به ولتاژی غیر از $0V$ هم وصل نمود. محدوده ای که این ولتاژ می تواند قبول کند، محدوده حالت مشترک[1] نام دارد.

اگر $V_B = V_{B_1} = V_{B_2}$ را بالا ببریم تا زمانی که Q_1 و Q_2 اشباع نشده اند، مدار کار خود را درست انجام می دهد. برای مثال در مدار فوق:

$$V_{B_{\max}} = V_{CC} - I_C R_C - V_{CE_{sat}} + V_{BE}$$

$$V_{B_{\max}} \approx 3V - 50\mu A \times 47k\Omega - 0.3V + 0.7V \approx 1.1V \qquad (1.08V)$$

اگر V_B را پایین بیاوریم، تا زمانی که Q_3 اشباع (به عبارت دیگر Q_1 و Q_2 قطع) نشده باشد مدار کار خود را درست انجام می دهد. یعنی:

$$V_{B_{\min}} = -V_{EE} + V_{R6} + V_{CE_{sat}} + V_{BE}$$

$$V_{B_{\min}} \approx -3V + 0.7V + 0.3V + 0.7V \approx -1.3V \qquad (-1.45V)$$

بنابراین $CMR \approx -1.3V \cdots +1.1V$، یعنی اگر بایاسینگ خارجی مدار از حدود ۱,۳- ولت تا ۱,۱+ ولت تغییر کند، تاثیری در مشخصات مدار نخواهد داشت. توجه کنید که CMR برای $v_s = 0$ تعریف شده است. طبیعی است که برای $v_s \neq 0$، این محدوده به اندازه دامنه سیگنال، از هر کدام از کرانه ها کاهش می یابد.

[1] CMR: (Input) Common Mode Range

بالاخره محدوده ولتاژ خروجی را OVR[1] و ماکزیمم دامنه خروجی سینوسی را OVS[2] گویند. در این مثال:

$$V_{o_{\max}} \approx V_{CC} = 3V \qquad (3V)$$

$$V_{o_{\min}} = -V_{BE} + V_{CE_{sat}} \approx -0.4V \qquad (-.048V)$$

بنابراین:

$$OVR = -0.4 \cdots + 3V$$

و چون:

$$V_{o_Q} = V_{CC} - I_C R_C = 3V - 50\mu A \times 47\,k\Omega = 0.65V$$

$$V_{op}^{+} = V_{o_{\max}} - V_{o_Q} = 3V - 0.65V \approx 2.3V$$

$$V_{op}^{-} = V_{o_Q} - V_{o_{\min}} = 0.65V - (-0.4V) \approx 1V$$

$$OVS = V_{op} = \min(V_{op}^{+}, V_{op}^{-}) \approx 1V \quad (2V_{pp}) \qquad (1.08V_p)$$

تذکر: در کتب درسی، معمولاً OVS را - مانند تعریف فوق - حداکثر تغییرات ولتاژ خروجی متقارن نسبت به نقطه کار خروجی تعریف می کنند. به علت غیر خطی بودن تقویت کننده ها، ممکن است خروجی تقویت کننده ای با افزایش دامنه خروجی، هنوز متقارن باقی بماند، ولی شکل موج آن تغییر کند. به همین دلیل در اکثر کاتالوگ ها و برگه های اطلاعاتی[3] OVS را چنین تعریف می کنند: OVS حد اکثر ولتاژ خروجی یک سیگنال سینوسی است که به ازای آن یا هنوز سیگنال بریده نشده باشد، یا اعوجاج[4] آن از ۵٪ کمتر باشد.

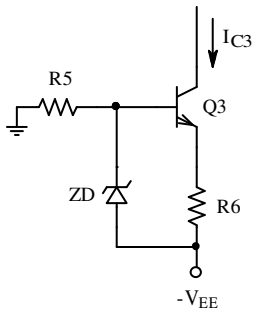
---

[1] OVR: Output Voltage Range
[2] OVS: Output Voltage Swing
[3] Data Sheets
[4] ر. ک. فصل ٤-١

۲-٦ منابع جریان

همانطور که در بخش ۲-٤ ملاحظه شد، استفاده از یک منبع جریان بجای مقاومت امیتر در طبقه تفاضلی، باعث بالا بردن کیفیت مدار می شود.

در عمل وقتی که تقویت کننده را با عناصر تکی[1] می سازند، از مداری شبیه مدار شکل ۲-۱۱ استفاده می کنند. کیفیت این مدار به مقدار V_{R6} بستگی دارد، هر قدر این ولتاژ بیشتر باشد، پایداری حرارتی (کم بودن $\Delta I_C / \Delta T$) و $CMRR$ بهتر خواهد بود (چرا؟). به همین دلیل گاهی از مدارهای مشابه مدار شکل ۲-۱۲ استفاده می شود.



شکل ۲-۱۲ جانشینی دیودهای مدار شکل ۲-۱۱ با دیود زنر

در جایی که محدودیت V_{EE} وجود دارد (در عمل باید $V_{EE} > V_z$ باشد (چرا؟)) یا در ساخت آی سی[2] که تولید ترانزیستورها ساده تر از ساخت دیود و مقاومت است، معمولاً از مدارهای استانداردی استفاده می شود، که به شرح چند نمونه از آنها می پردازیم.

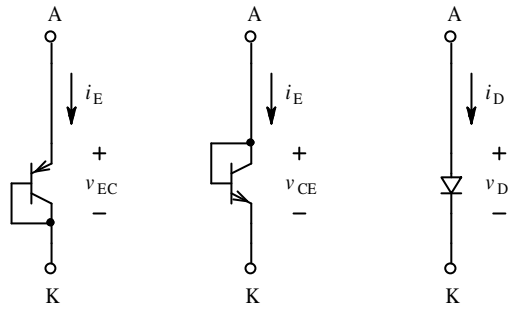
۲-٦-۱ آینه جریان

هر گاه بیس ترانزیستوری را به کلکتورش وصل کنیم، مانند یک دیود عمل می کند. (شکل۲-۱۳) سه مدار شکل ۲-۱۳ با هم معادل بوده برای آنها: $V_{CE} = V_D, \quad i_E = i_D, \quad r_e \approx r_d$ (چرا؟).

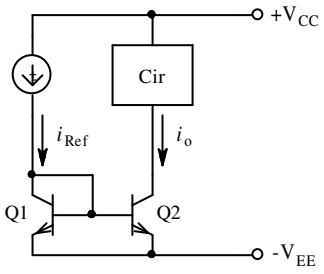
---
[1] Discrete
[2] IC: Integrated Circuit

شکل ۲-۱۴ مدار یک آینه جریان[1] را نمایش می دهد. $Q1$ به عنوان یک دیود بسته شده است. i_{Ref} جریان مرجع[2] است که برای مثال می تواند به کمک یک مقاومت ساده تولید شود. در این صورت:

$$I_{Ref} = (V_{CC} + V_{EE} - V_{BE1}) / R .$$



شکل ۲-۱۳ ترانزیستور به عنوان دیود



شکل ۲-۱۴ مدار پایه ای آینه جریان

Cir یک شبکه الکترونیکی است که در ساده‌ترین حالت خود می تواند یک مقاومت باشد. با فرض مشابه بودن ترانزیستورها و در صورتی که از اثر ارلی صرفنظر شود:

$$v_{BE_1} = v_{BE_2} \quad \rightarrow \quad i_{C_1} = i_{C_2}$$

$$i_{Ref} = i_{C_1} + i_{B_1} + i_{B_2} = i_{C_1}(1 + \frac{2}{\beta})$$

در نتیجه:

$$i_O = i_{C_2} = i_{Ref} \frac{\beta}{\beta + 2} \qquad (۲۷-۲)$$

با فرض $\beta >> 2$:

$$i_O \approx i_{Ref} \cdot \left(1 - \frac{2}{\beta}\right) \approx i_{Ref}$$

یعنی جریان خروجی، مشابه جریان مرجع است و به همین دلیل به این مدار آینه جریان گفته می شود. اگر جریان مرجع ثابت باشد: $I_o = I_{Ref} = Const$ از خروجی Q_2 به عنوان یک منبع جریان می توان استفاده کرد. (جانشین مدار شکل ۲-۱۲)

---

[1] Current Mirror
[2] Reference

مزیت اصلی این مدار نسبت به مدار شکل ۲-۱۲، تعداد کمتر المانها، اشغال سطح کمتر سیلیسیم و کمتر بودن افت ولتاژ به روی منبع جریان است. مثلاً اگر $V_Z = 4.7V$ باشد حداقل ولتاژ مجاز منبع جریان ٤,۳ ولت خواهد بود. در صورتی که حداقل ولتاژ مورد نیاز آینه جریان ۰,۳ ولت است (چرا؟).

گذشته از آن مدار دارای پایداری حرارتی بسیار خوبی است، زیرا تغییرات V_{BE} و I_S، تاثیری روی I_O ندارد (چرا؟) تغییرات β نیز قابل اغماض است. مثلاً اگر در اثر افزایش دما، β از ۲۵۰ به ۳۰۰ افزایش یابد:

$$\Delta I_o = I_o(\beta_2) - I_o(\beta_1)$$

از (۲-۲۷):

$$\Delta I_o = I_{Ref}\left(\frac{\beta_2}{\beta_2+2} - \frac{\beta_1}{\beta_1+2}\right)$$

چون $\beta_1, \beta_2 >> 1$:

$$\frac{\Delta I_o}{I_o} \approx \frac{2(\beta_2-\beta_1)}{\beta_2\ \beta_1} = \frac{2(300-250)}{300\times 250} \approx 0.13\%$$

در صورتی که اثر ولتاژ ارلی قابل ملاحظه باشد:

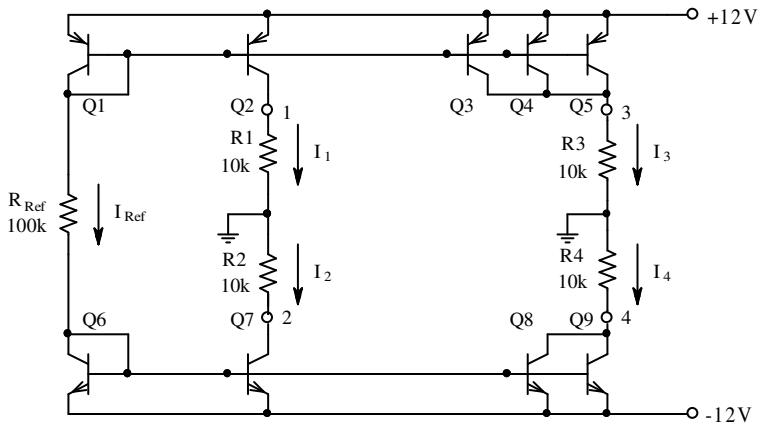
$$I_o = I_{Ref}\ \frac{\beta_F}{\beta_F+2}\left(1+\frac{V_{CB}}{V_A}\right) \qquad (۲-۲۸)$$

مقاومت خروجی منبع جریان:

$$R_o = r_o = \frac{V_A + V_{CB}}{I_o} \qquad (۲-۲۹)$$

گاهی اوقات ـ مثلاً در تقویت کننده های چند طبقه ـ نیاز به چند منبع جریان است. این منابع را می توان بکمک یک مرجع جریان و چند آینه جریان ساخت.

مثال ۲-٤ مطلوب است محاسبه جریانها و مقاومت خروجی منابع مدار شکل ۲-۱۵. ترانزیستورها مشابه و: $\beta_F = 25$، $V_A = 30V$ و $I_S = 10^{-15} A$ فرض شوند.



شکل ۲-۱۵ مدار مثال ۲-٤

حل: در صورتی که بتوان از اثر ارلی و β صرفنظر کرد (که در این مساله نمی توان!):

$$I_{Ref} \approx (V_{CC} + V_{EE} - 2V_{BE})/R_{Ref} = (12V + 12V - 2\times 0.7V)/100k\Omega$$

$$I_1 \approx I_2 \approx I_{Ref} \approx 226\,\mu A$$

$$I_3 \approx 3I_{Ref} \approx 678\,\mu A$$

$$I_4 \approx 2I_{Ref} \approx 452\,\mu A$$

$$R_{o_1} \approx V_A/I_1 = 30V/226\,\mu A \approx 133k\,\Omega$$

$$R_{o_2} \approx R_{o_1} \approx 133k\,\Omega$$

$$R_{o_3} \approx R_{o_1}/3 \approx 44k\,\Omega$$

$$R_{o_4} \approx R_{o_1}/2 \approx 66k\,\Omega$$

چون در این مساله β_F و V_A مقادیر نسبتاً کوچکی دارند، باید مساله را دقیقتر حل کرد. راه حل فوق بصورت ذهنی حدود جوابها را مشخص می کند که برای بدست آوردن جوابهای دقیقتر می توان از

آنها استفاده کرد. اگر بخواهیم مقدار دقیق V_{BE} را محاسبه کنیم (برای تمام ترانزیستورهای pnp ، V_{BE} ها با هم و برای تمام ترانزیستورهای npn هم V_{BE} ها با هم برابر و $V_{EB_p} \approx V_{BE_n}$ (چرا؟)).

$$V_{EB_1} \approx nV_T \ln \frac{I_{C_1}}{I_S} \approx 25mV \ln \frac{226\mu A}{10^{-15} A} \approx 689\, mV$$

$$I_{Ref} \approx (24V - 2\times 689\, mV)/100\, k\Omega \approx 226.22\, \mu A \approx 226\, \mu A$$

بنابراین عملاً مقدار I_{Ref} همان مقداری می باشد که با مقدار فرضی $V_{BE} = 0.7V$ بدست آمده است، و نیازی به اصلاح ندارد.

$$V_{R_1} \approx I_{Ref} \cdot R_1 = 226\, \mu A \times 10\, k\Omega \approx 2.3\, V$$

$$V_{EC_2} = V_{CC} - V_{R_1} = 12V - 2.3\, V = 9.7V$$

$$V_{BC_2} = V_{EC_2} - V_{EB_2} \approx 9.7V - 0.7V = 9\, V$$

به همین ترتیب: $V_{BC_3} \approx 4.5V$

به علت تقارن: $V_{CB_7} \approx V_{BC_2} \approx 9V$

و $V_{CB_8} \approx 7V$

از طرف دیگر: $-I_{Ref} = \beta_F I_{B_1} + I_{B_1} + I_{B_2} + I_{B_3} + I_{B_4} + I_{B_5}$

یعنی: $I_{B_1} = -I_{Ref} / (\beta_F + 5)$

طبق (۲-۲۸): $$I_1 = I_{C2} = -\beta_F \cdot I_{B_1} \cdot \left(1 + \frac{V_{BC_2}}{V_A}\right) = \frac{\beta_F}{\beta_F + 5} \cdot \left(1 + \frac{V_{BC_2}}{V_A}\right) \cdot I_{Ref}$$

$$I_1 = \frac{25}{25+5} \times (1 + \frac{9V}{30V}) \times 226\, \mu A \approx 245\, \mu A \qquad (244.3)$$

$$I_3 = I_{C3} + I_{C4} + I_{C5} = 3 \cdot I_{C3}$$

$$I_3 = 3 \cdot I_{C_3} = 3 \cdot \frac{\beta_F}{\beta_F + 5} \cdot \left(1 + \frac{V_{BC_3}}{V_A}\right) \cdot I_{Ref} \approx 650\,\mu A \qquad (655.3)$$

به همین نحو:

$$I_2 = \frac{\beta_F}{\beta_F + 4} \left(1 + \frac{V_{CB_7}}{V_A}\right) I_{Ref} \approx 253\,\mu A \qquad (252.2)$$

$$I_4 = 2\,\frac{\beta_F}{\beta_F + 4} \left(1 + \frac{V_{CB_8}}{V_A}\right) I_{Ref} \approx 480\,\mu A \qquad (475.3)$$

از (۲-۲۹):

$$R_{o_1} = r_{o_2} = \frac{V_A + V_{BC_2}}{I_1} \approx 159.2\,k\Omega \qquad (159)$$

$$R_{o_2} = r_{o_7} = \frac{V_A + V_{CB_7}}{I_2} \approx 154.1 k\Omega \qquad (154)$$

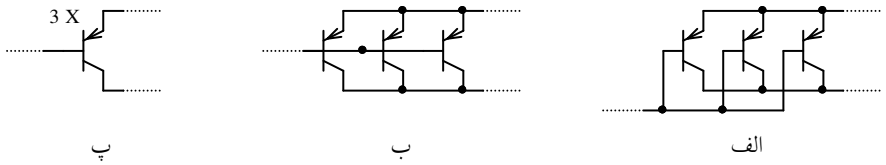
$$R_{o_3} = r_{o_3} \| r_{o_4} \| r_{o_5} = \frac{r_{o_3}}{3} = \frac{V_A + V_{BC_3}}{I_3} \approx 52.3\,k\Omega \qquad (53)$$

$$R_{o_4} = r_{o_8} \| r_{o_9} = \frac{r_{o_8}}{2} = \frac{V_A + V_{CB_8}}{I_4} \approx 77.1 k\Omega \qquad (77)$$

تذکر ۱ چنانچه ملاحظه می شود - با وجود این که مساله تقریباً غیر متعارف است (β و V_A بیش از حد معمول کوچک هستند) - حداکثر خطاهای مقدارهای تخمینی، برای جریانها حدود ٪۱۰ و برای مقاومتهای خروجی حدود ٪۱۶ می باشند.

تذکر ۲ اکثراً برای سادگی در رسم مدار، بجای استفاده از شکل ۲-۱۶ الف برای نمایش ترانزیستورهایی که باهم موازی شده اند، از نحوه نمایش شکل ۲-۱۶ ب استفاده می کنند. در ضمن

چون در ترانزیستور I_s متناسب با سطح لایه بیس – امیتر است، در آی سی ها بـه جـای مـوازی کـردن ترانزیستورها، از یک ترانزیستور با سطح بیشتر استفاده می کنند. این مطلب به صـورت شـکل ۲–۱۶ پ بیان می شود.



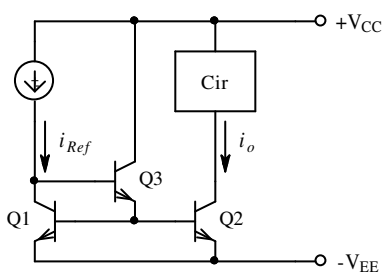
شکل ۲–۱۶ موازی بستن چند ترانزیستور: الف– نحوه اتصال پایه ها، ب– نمایش ساده تر و پ– نمایش معادل

۲–۶–۲ بهبود مشخصات منبع جریان

همانطور که مشاهده شد، یکی از محاسن آینه جریان در سادگی مدار و نیاز به ولتاژ پایین آن اسـت. در عوض برای βهای کم، وابستگی جریان خروجی به مقدار β زیاد اسـت، بخصـوص هرچـه تعـداد منابع جریانی که توسط جریان مرجع کنترل می شوند بیشتر باشد، این امر محسوس تر اسـت. (ر.ک. بـه مثال ۲–٤، $I_o = \beta/(\beta+n)\, I_{Ref}$، n تعداد بیس‌هایی که بهم وصل می شوند).

علاوه بر آن مقاومت خروجی منبع جریان ـ در صورت کوچک بودن ولتاژ ارلی ـ کم خواهـد بـود. در صورت نیاز به رفع معایب فوق، می توان از مدارهای پیشنهادی زیر استفاده کرد.

مدار شکل ۲–۱۷ یک آینه جریان بهبـود یافتـه را بـرای کـم کردن اثر β بر روی جریان خروجی، نمایش می دهد. ایـن مـدار در حقیقت همان مدار شکل ۲–۱٤ است که توسط یـک کلکتـور مشترک (Q_3) اثر جریانهای بیس ها برروی جریـان مرجـع $1/\beta$



شکل ۲–۱۷ آینه جریان بهبود یافته

کمتر می شود. بنابراین در این مدار:

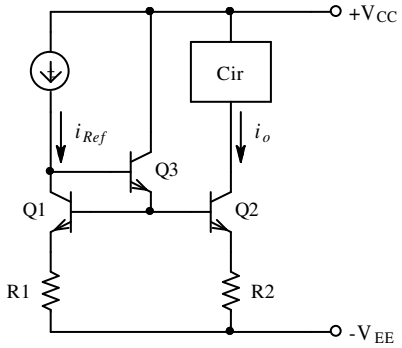
$$I_{Ref} = I_{C1} + \frac{I_{B1} + I_{B2}}{\beta_3 + 1}, \quad V_A >> V_{CB} \quad \Rightarrow \quad \beta_1 \approx \beta_2 \approx \beta_3 \approx \beta_F = \beta, \quad I_o \approx I_{C1}$$

در نتیجه:

$$I_o = \frac{\beta^2 + \beta}{\beta^2 + \beta + 2} I_{Ref} \approx \left(1 - \frac{2}{\beta^2}\right) I_{Ref} \qquad (۳۰-۲)$$

$$R_o = r_{o_2} \qquad (۳۱-۲)$$

چنان که مشاهده می شود، وابستگی این مدار نسبت به β به مراتب کمتر از مدار آینه جریان معمولی است. سایر مشخصات مانند همان مدار می باشد.



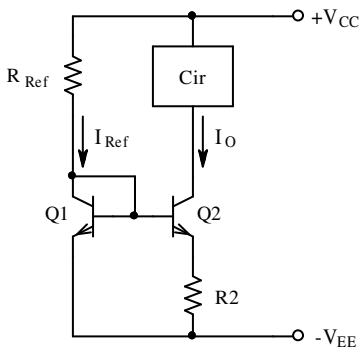
شکل ۲-۱۸ منبع جریان با مقاومتهای امیتر

با اضافه کردن مقاومت در امیتر ترانزیستورها می توان کیفیت و انعطاف پذیری مدار را بیشتر کرد. در این مدار در صورتی که $R1 = R2 \le r_{\pi_1}$ انتخاب شود و $V_A >> V_{CB}$ باشد، $I_{C2} \approx I_{C1}$ خواهد بود. برای محاسبه مقاومت خروجی مدار، مقاومت دیده شده از بیس $Q2$ به خارج را $R_B = \frac{v_x}{i_x}$ می نامیم. در این صورت $v_x = v_{b_1} \approx \left(r_{\pi_1} + \beta_1 \cdot R1\right) \cdot i_{b_1}$ و $i_x = i_{e_3} + i_{b_1} \approx i_{e_3} \approx \beta_1 \cdot \beta_3 \cdot i_{b_1}$. در نتیجه $R_B \approx \frac{r_{e1} + R1}{\beta_3} << r_{\pi_2}$ بوده می توان $R_B \approx 0$ فرض کرد. بنابراین:

$$i_O \approx i_{Ref} \qquad (۳۲-۲)$$

$$R_o \approx r_{o_2} \cdot \left(1 + g_{m_2}\left(r_{\pi_2} \| R2\right)\right) \qquad (۳۳-۲)$$

مدار شکل ۲-۱۹ که در حقیقت همان مدار شکل ۲-۱۸ با $R1=0$ می باشد، به منبع جریان ویـدلر[1] مشهور است. از این مدار معمولاً موقعی استفاده می شود که نیاز به منابع جریان با مقادیر کم باشد. برای مدارهایی که قبلاً ذکر شد، R_{Ref} ممکن است در حد غیر معقولی (بخصوص در آی سی سازی) بـزرگ شود. مثلاً در مدار شـکل ۲-۱٤ (بـه عبـارت دیگـر ۲-۱۵) بـرای $\pm V_{CC}=\pm 12V$ و $I_o=1\,\mu A$، بایـد $R_{Ref}\approx 24\,M\Omega$ باشـد (چرا؟). در صورتی کـه اگـر از مـدار ویـدلر اسـتفاده شـود، ایـن مقاومت می تواند به مراتب کوچکتر انتخاب شود (ر. ک. به مثـال ۲-۵).



شکل ۲-۱۹ منبع جریان ویدلر

با فرض مشابه بودن ترانزیستورها و $\beta>>1$ در مدار شکل ۲-۱۹:

داریم: $I_{C_1}\approx I_{Ref}=(V_{CC}-V_{BE_1}+V_{EE})/R_{Ref}$

همچنین: $V_{BE_1}=nV_T\ln(I_{C1}/I_s)$

و: $V_{BE_2}=nV_T\ln(I_{C2}/I_s)$

KVL در حلقه امیتر ها نتیجه می دهد: $V_{BE_1}-V_{BE_2}-I_{E_2}\cdot R2=0$

$$n\cdot V_T\cdot\ln(I_{C1}/I_{C2})=I_{C2}\cdot R2 \qquad (۳۳-۲)$$

$$R_o\approx\left(1+g_m(r_\pi\parallel R_E)\right)r_o \qquad (۳٤-۲)$$

در رابطه (۲-۳۳) اگر $R2$ و $I_{C1}\approx I_{Ref}$ معلوم و $I_O=I_{C2}$ مجهول باشد، این معادله غیـر جبـری را می توان به روش سعی و خطا حل کرد. در اکثر موارد (طراحـی)، $I_O=I_{C2}$ مطلـوب (معلـوم) و $R2$ مجهول است. در این صورت از (۲-۳۳):

[1] Widlar

$$R2 = \frac{n \cdot V_T \cdot \ln(I_{C1}/I_{C2})}{I_{C2}} \approx \frac{60mV}{I_O} \cdot \log\left(\frac{I_{Ref}}{I_O}\right) \qquad (۳۵-۲)$$

مثال ۲-۵ می خواهیم در یک قسمت از یک آی سی یک منبع جریان برای $I_O = 1\mu A$ طرح نماییم. در طرح خود یک بار از آینه جریان معمولی و یک بار از مدار ویدلار استفاده کرده مشخصات آنها را با هم مقایسه کنید. سطح اشغال شده توسط مقاومتها و مقاومت خروجی مدار را بدست آورید. $\pm V_{CC} = \pm 12V$، $V_A = 100V$ و سطح لازم برای مقاومت $A/R = 1\mu m^2/k\Omega$، فرض شوند.

حل: آینه جریان پایه در حقیقت همان مدار شکل ۲-۱۹ به ازای $R2 = 0$ است. بنابراین:

$$I_O \approx I_{Ref} = \frac{V_{CC} - V_{BE} - (-V_{CC})}{R_{Ref}} \approx \frac{2V_{CC}}{R_{Ref}}$$

$$R_{Ref} \approx \frac{2V_{CC}}{I_O} = \frac{24V}{1\mu A} = 24M\Omega$$

$$R_o = r_o \approx \frac{V_A}{I_O} = \frac{100V}{1\mu A} = 100M\Omega$$

$$A = R_{Ref} \cdot 1\mu m^2 / k\Omega = 24000\mu m^2$$

برای مدار ویدلار - چنان که محدودیت توان مصرفی نداشته باشیم - در شکل ۲- ۱۹ مثلاً $I_{Ref} = 1mA$ انتخاب می شود. بنابراین:

$$R_{Ref} \approx \frac{2V_{CC}}{I_O} = \frac{24V}{1mA} = 24k\Omega$$

از (۲-۳۵):
$$R2 \approx \frac{60mV}{I_O} \cdot \log\left(\frac{I_{Ref}}{I_O}\right) \approx \frac{60mV}{1\mu A} \cdot \log\left(\frac{1mA}{1\mu A}\right) \approx 180k\Omega$$

از (۲-۳٤):
$$R_o \approx \left(1 + g_m(r_\pi \parallel R_E)\right) r_o$$

$$R_o \approx (1 + 40\mu A/V \times (2.5M\Omega \parallel 180k\Omega)) \times 100M\Omega \approx 770M\Omega$$

$$A = \left(R_{Ref} + R2\right) \cdot 1\mu m^2 / k\Omega \approx (24 + 180)\mu m^2 \approx 200\mu m^2$$

چنان که ملاحظه می شود در این مدار سطح اشغال شده توسط مقاومتها حدود ۱۲۰ برابر کمتر از مدار پایه و مقاومت خروجی آن حدود ۸ برابر بیشتر است. این بهبود مدار به قیمت افزایش توان مصرفی در حدود $\Delta P_D \approx 24mW$ حاصل می شود. با انتخاب $I_{Ref} = 100\mu A$ مقادیر فوق به: $R_{Ref} \approx 240k\Omega$، $R2 \approx 120k\Omega$، $R_o \approx 560M\Omega$، $A \approx 360\mu m^2$ و $\Delta P_D \approx 2.4mW$ تغییر خواهند کرد. بنابراین در مسایل مختلف مقدار I_{Ref} با توجه به سایر شرایط انتخاب می شود.

مدار شکل ۲-۲۰ یکی دیگر از مدارهای استاندارد را نمایش می دهد. این مدار به آینه جریان ویلسون[1] موسوم است. در این مدار با فرض مشابه بودن ترانزیستورها و $V_A >> V_{CB}$:

$$I_{Ref} = \frac{V_{CC} - V_{BE_2} - V_{BE_3} + V_{EE}}{R_{Ref}}$$

$$I_O = \frac{\beta^2 + 2\beta}{\beta^2 + 2\beta + 2} I_{Ref} \approx \left(1 - \frac{2}{\beta^2}\right) \cdot I_{Ref} \qquad (۳۶-۲)$$

$$R_o \approx (1 + \beta/2) \cdot r_o + r_e/2 \approx (\beta/2)\, r_o \qquad (۳۷-۲)$$

بنابراین این مدار از لحاظ وابستگی به β مانند مدار قبل است. حسن مدار در زیادتر بودن مقاومت خروجی ($(\beta/2)\, r_o$ در مقابل r_o) و عیب آن افت ولتاژ بیشتر ($1V$ در مقابل $0.3V$) نسبت به مدار قبل می باشد.

[1] Wilson

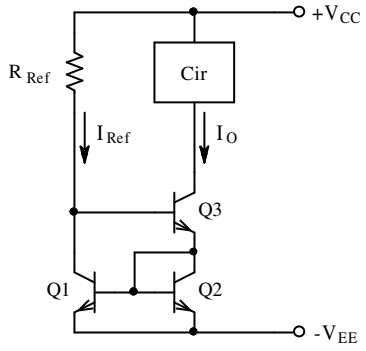
در شکل ۲-۲۱ یکی دیگر از مدارهای استاندارد به نام منبع جریان کاسکود نمایش داده شده است.

در این مدار:

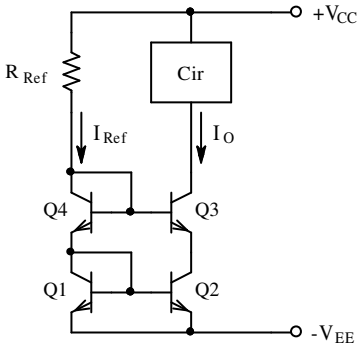
$$I_{Ref} = \left(V_{CC} - V_{BE_4} - V_{BE_1} + V_{EE}\right) / R_{Ref}$$

$$I_O = \frac{\beta^2}{\beta^2 + 4\beta + 2} I_{Ref} \approx \left(1 - \frac{4}{\beta}\right) \cdot I_{Ref} \qquad (۳۸-۲)$$

$$R_o \approx \frac{\beta^2 + 2\beta + 3}{\beta + 2} \cdot \frac{r_o}{2} + \frac{r_\pi}{2} \approx \frac{\beta}{2} \cdot r_o \qquad (۳۹-۲)$$



شکل ۲-۲۰ آینه جریان ویلسون



شکل ۲-۲۱ آینه جریان کاسکود

تذکر ۱- به عنوان تمرین روابط (۲-۳۶) و (۲-۳۷) را بدست آورید.

تذکر ۲- به عنوان مثال روابط (۲-۳۸) و (۲-۳۹) در پیوست ۲-۲ محاسبه شده اند.

تذکر ۳- در مدارهای ذکر شده می توان به جای ترانزیستورهای *BiPol.* از *MOSFET* استفاده کرد.

تذکر ٤- میدانیم که: مقاومت خروجی مدار امیتر مشترک $R_{o_{Bi}} = \left(1 + g_m\left(R_E \| r_\pi\right)\right) \cdot r_o + \left(R_E \| r_\pi\right)$ و خروجی مدار سورس مشترک $R_{o_{MOS}} = \left(1 + g_m R_S\right) \cdot r_o + R_S$ است. از آن جایی که برای

ترانزیستورهای مشابه، معمولاً $g_{m_{MOS}} << g_{m_{Bi}}$ و $r_{o_{MOS}} < r_{o_{Bi}}$ است، برای مقاومت های اهمی $R_S \approx R_E$ عموماً $R_{o_{MOS}} << R_{o_{Bi}}$ خواهد بود. اگر به جای مقاومت امیتر یک منبع جریان قرار دهیم به طوری که بتواند $R_E \to \infty$ در نظر گرفته شود، $R_{o_{Bi}} = (1 + g_m r_\pi) \cdot r_o + r_\pi \approx \beta \cdot r_o$ و مقداری محدود خواهد بود. در صورتی که اگر به جای مقاومت سورس یک منبع جریان قرار دهیم به طوری که بتواند $R_S \to \infty$ در نظر گرفته شود، $R_{o_{MOS}} = (1 + g_m R_S) \cdot r_o + R_S \to \infty$ و مقداری بسیار بزرگ خواهد بود. برای مثال می توان برای ترانزیستور معمولی به ازای $I_C = 1mA$، $\beta = 100$ و $V_A = 100V$ مقادیر نمونه $g_m = 40mA/V$، $r_\pi = 2.5k\Omega$ و $r_o = 100k\Omega$ و برای $MOSFET$ به ازای $I_D = 1mA$ مقادیر نمونه $g_m = 2mA/V$، و $r_o = 50k\Omega$ در نظر گرفت. با این فرض اگر $R_S = R_E = 1k\Omega$ باشد، $R_{o_{Bi}} \approx 3M\Omega$ و $R_{o_{MOS}} \approx 150k\Omega$ خواهد بود. در صورتی که اگر از منبع جریانی با مقاومت خروجی $R_S = R_E = 1M\Omega$ استفاده شود، $R_{o_{Bi}} \approx 10M\Omega$ و $R_{o_{MOS}} \approx 100M\Omega$ خواهد بود.

تذکر ۵- با مقایسه مدارهای ویلسون و کاسکود، مشاهده می شود که مقاومت خروجی آن دو با هم قابل مقایسه است. ولی مدار کاسکود مفصلتر و وابستگی آن به β بیشتر است. به همین دلیل در منابع جریانی که به کمک ترانزیستورهای بای پلار ساخته می شوند از مدار کسکود کمتر استفاده می شود. ولی در تکنولوژی ماس، به علت زیاد تر بودن مقاومت خروجی (تذکر ٤)، مدار کسکود دو و حتی سه مرحله متداول است[1].

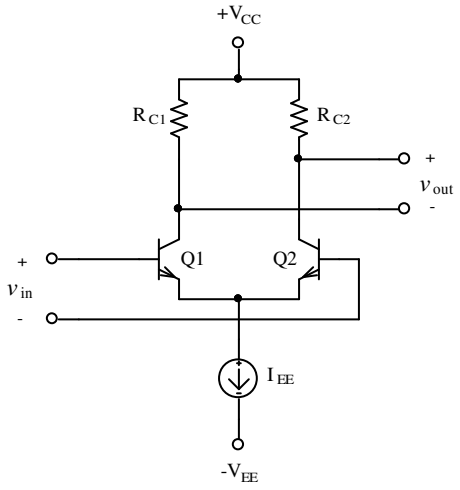
[1] برای بدست آوردن مشخصات این مدارها ر. ک. پیوست های ۲-۳ و ۲-٤

۲-۷ اثرات عدم تطابق عناصر

در بررسی طبقه تفاضلی، تا کنون فرض بر این بوده است که ترانزیستورها و مقاومت های کلکتور کاملاً یکسان هستند. طبیعتاً در مدارهای واقعی، به علت محدود بودن دقت ساخت عناصر (تلرانس)، پارامترهای ترانزیستورها (I_s، β، n، ...) و مقدار واقعی مقاومت ها، با یک دیگر متفاوت خواهند بود. این امر باعث می شود که ولتاژ تفاضلی خروجی، به ازای ولتاژ تفاضلی ورودی صفر، برخلاف انتظار، صفر نباشد. این امر یعنی این که اگر ولتاژهای DC کوچک (مانند ولتاژ سنسور مثال حرارت سنج) را بخواهیم اندازه گیری کنیم، مقدار واقعی سیگنال از مقدار خطای اندازه گیری قابل تفکیک نخواهد بود. در این بخش مختصری در مورد تاثیر عدم یکسانی عناصر بر روی کارکرد مدار که به صورت ولتاژ آفست[1] و جریان آفست[2] ظاهر می شوند، و نحوه جبران آنها توضیح داده می شود.

۲-۷-۱ ولتاژ آفست

مدار زوج تفاضلی بار دیگر در شکل ۲- ۲۲ نمایش داده شده است. در این مدار - با وجود یکسان بودن مقادیر نامی - مقادیر عناصر مشابه، با یک دیگر متفاوت هستند. برای سادگی فرض می کنیم از پارامتر های ترانزیستورها فقط I_s و β متفاوت، و $n=1$ باشد.



شکل ۲-۲۲ زوج تفاضلی با عناصر نا یکسان

بنابراین:

برای $Q1$: I_{S1} و β_1،
برای $Q2$: I_{S2} و β_2،
برای مقاومت ها: R_{C1} و R_{C2}

---
[1] Input Offset Voltage
[2] Bias Current Offset

در نظر گرفته می شوند. در صورتی که $v_{in} = 0$ با شد، یعنی $v_{B1} = v_{B2}$ به عبارت دیگر $v_{BE1} = v_{BE2}$، چون $I_{S1} \neq I_{S2}$ بنابراین $i_{C1} \neq i_{C2}$. از طرف دیگر $R_{C1} \neq R_{C2}$ پس $v_{R_{C1}} \neq v_{R_{C2}}$ و در نتیجه $v_{out} = v_{R_{C2}} - v_{R_{C1}} \neq 0$. بنابراین برای این که بخواهیم ولتاژ خروجی صفر شود، باید به ورودی ولتاژی اعمال کنیم که اثر عدم تقارن بین دو نیم شاخه طبقه تفاضلی را خنثی کند. به این ولتاژ، "ولتاژ آفست ورودی گویند" و معمولاً آنرا با V_{OS} نمایش می دهند. با توجه به توضیحات فوق:

$$V_{OS} - V_{BE1} + V_{BE2} = 0$$

از رابطه ولتاژ - جریان ترانزیستور: $V_{BE} = n \cdot V_T \cdot \ln \frac{I_C}{I_S}$

$$V_{OS} = V_T \cdot \ln \frac{I_{C1}}{I_{S1}} - V_T \cdot \ln \frac{I_{C2}}{I_{S2}} = V_T \cdot \ln \frac{I_{C1}}{I_{C2}} \frac{I_{S2}}{I_{S1}} \qquad (۴۰-۲)$$

برای صفر شدن v_{out} باید:

$$I_{C1} \cdot R_{C1} = I_{C2} \cdot R_{C2} \quad \Rightarrow \quad \frac{I_{C1}}{I_{C2}} = \frac{R_{C2}}{R_{C1}} \qquad (۴۱-۲)$$

با جانشینی (۲-۴۱) در (۲-۴۰):

$$V_{OS} = V_T \cdot \ln \frac{R_{C2}}{R_{C1}} \frac{I_{S2}}{I_{S1}} \qquad (۴۲-۲)$$

با تعریف: $R_C = \frac{R_{C1} + R_{C2}}{2}$، $\Delta R_C = R_{C1} - R_{C2}$، $I_S = \frac{I_{S1} + I_{S2}}{2}$، $\Delta I_S = I_{S1} - I_{S2}$:

$$R_{C1} = R_C + \frac{\Delta R_C}{2} \qquad (۴۳-۲)$$

$$R_{C2} = R_C - \frac{\Delta R_C}{2} \qquad (۴۴-۲)$$

$$I_{S1} = I_S + \frac{\Delta I_S}{2} \qquad (۴۵-۲)$$

$$I_{S2} = I_S - \frac{\Delta I_S}{2} \qquad (۴۶-۲)$$

با جانشینی (۲-۴۳) تا (۲-۴۶) در (۲-۴۲):

$$V_{OS} = V_T \cdot \ln\left(\frac{R_C - \frac{\Delta R_C}{2}}{R_C + \frac{\Delta R_C}{2}} \cdot \frac{I_S - \frac{\Delta I_S}{2}}{I_S + \frac{\Delta I_S}{2}}\right) \qquad (۴۷-۲)$$

با فرض این که: $\Delta R_C << R_C$ و $\Delta I_S << I_S$ باشد، می توان طبق رابطـه: ($\frac{1-x}{1+x} \approx 1-2x$ بـرای $x << 1$) رابطه (۲-۴۷) را به صورت رابطه (۲-۴۸) نوشت.

$$V_{OS} \approx V_T \cdot \ln\left(\left(1 - \frac{\Delta R_C}{R_C}\right) \cdot \left(1 - \frac{\Delta I_S}{I_S}\right)\right) \qquad (۴۸-۲)$$

به کمک سری تیلور برای تابع لگاریتمی، می توان رابطه (۲-۴۸) را بسط داده، با صرفنظر کردن از جمله های مرتبه بالا (به دلیل $\frac{\Delta x}{x} << 1$) خواهیم داشت:

$$V_{OS} \approx V_T \cdot \left(-\frac{\Delta R_C}{R_C} - \frac{\Delta I_S}{I_S}\right) \qquad (۴۹-۲)$$

ضرایب عدم تطابق عناصر، یعنی $\frac{\Delta I_S}{I_S}$ و $\frac{\Delta R_C}{R_C}$ مقادیری تصادفی هستند که برای هر مدار سـاخته شده مقادیر متفاوتی خواهند داشت. این مقادیر می توانند منفی یا مثبـت باشـند. در صـورت اسـتفاده از مقاومت ها با تلرانس مشخص $\left(\frac{\Delta R_C}{R_C}\right)_{\max} = Tol(R_C)$ خواهد بود. اگر برای I_S نیز مشابه مقاومـت، تلرانسی تعریف کنیم، در بدترین حالت:

$$V_{OS\max} \approx V_T \cdot \left(Tol(R_C) + Tol(I_S)\right) \qquad (۵۰-۲)$$

توجه شود که بررسی های آماری نشان می دهد که احتمال این که در مداری همه خطاهـا بیشـترین مقدار خود را داشته باشند، به عبارت دیگر بدترین حالت پیش آید بسیار کم است. توزیع مقادیر عناصـر

مداری از تابع توزیع نرمال یا گاوسی[1] تبعیت می کند. طبق بررسی های آماری، حدود ٦٨٪ از عناصر با تلرانس $x\%$ دارای خطای نسبی $|E_{rel}| < \frac{x\%}{3}$ می باشند. از طرف دیگر انحراف معیارهای متغیرهای مستقل از هم، با هم جمع نمی شوند. بلکه انحراف معیار مجموعه، برابر است با جذر مجموع مربعات انحراف معیار هر کدام از متغیرها. به عبارت دیگر رابطه (٢-٥٠) برای احتمال ٦٨ درصدی به صورت رابطه (٢-٥١) بیان می شود.

$$V_{OS\sigma} \approx \frac{V_T}{3} \cdot \sqrt{(Tol(R_C))^2 + (Tol(I_S))^2} \qquad (٢-٥١)$$

مثال ٢-٦ با فرض این که $Tol(R_C) = 5\%$ و $Tol(I_S) = 10\%$ باشد، حداکثر ولتاژ آفست چقدر خواهد بود؟ با احتمال ٦٨٪ این ولتاژ چقدر است؟

حل:

از (٢-٥٠) $$V_{OS\max} \approx V_T \cdot (Tol(R_C) + Tol(I_S)) \approx 25mV(0.05 + 0.1) \approx 4mV$$

از (٢-٥١) $$V_{OS\sigma} \approx \frac{25mV}{3} \cdot \sqrt{(0.05)^2 + (0.1)^2} \approx 1mV$$

از این مثال نتیجه می گیریم که اگر تعداد زیادی تقویت کننده با عناصری با مشخصات ذکر شده درست کنیم، مطمئناً برای همه‌ی آنها $-4mV < V_{OS} < +4mV$ و برای ٦٨٪ آنها (یا برای هر کدام از آنها با احتمال ٦٨٪) $-1mV < V_{OS} < +1mV$ خواهد بود.

[1] Gaussian (Normal) Distribution

۲-۷-۲ دریفت ولتاژ آفست

به مرور زمان و بر اثر کار کرد مدار، تغییراتی در ساختار المانها بوجود می آید (پدیده پیری[1]) که باعث تغییر ولتاژ افست می شود. به این تغییرات دریفت[2] زمانی گویند. این پدیده به کندی ظاهر می شود و در بسیاری از موارد می توان از آن صرفنظر کرد.

همانطور که می دانیم، پارامترهای ترانزیستور و مقدار مقاومتها تابعی از دما هستند. بنابراین با تغییر دما نیز مشخصات مدار، از جمله آفست آن تغییر می کند که به آن دریفت حرارتی گویند.

برخلاف خود آفست که به خاطر عدم یکنواختی ساخت عناصر به وجود می آید و نتیجه یک فرایند اتفاقی است، دریفت آن وابسته به دما بوده نسبتاً به راحتی قابل پیش بینی و محاسبه می باشد. با توجه به این که دما بر روی هر دو مقاومت، و هر دو ترانزیستور (تقریباً) به طور یکسان اثر می کند، این اثر در خروجی تقریباً حذف می شود. مثلاً بر اثر افزایش دما مقدار هر دو مقاومت کم می شود. یعنی در رابطه (۲-۴۷) مقدار R_C در صورت و مخرج به یک نسبت کم می شود، بنابراین مقدار کسر تقریباً ثابت می ماند. همچنین بر اثر افزایش دما مقدار I_S در صورت و مخرج به یک نسبت زیاد می شود، که مقدار این کسر هم تقریباً ثابت می ماند. علاوه بر آن چون تغییرات حرارتی R_C و I_S خلاف یک دیگر اثر می کنند، در مجموع می توان در رابطه (۲-۴۹) مقادیر $\frac{\Delta R_C}{R_C} \approx Const.(T)$ و $\frac{\Delta I_S}{I_S} \approx Const.(T)$ فرض شده، دریفت ولتاژ را فقط تابعی از V_T دانست. بنابراین از (۲-۴۹) و با جایگزینی $V_T = \frac{k \cdot T}{q}$:

$$Input\ Offset\ Voltage\ Drift = \frac{dV_{OS}}{dT} \approx \frac{V_{OS}}{T} \qquad (۲-۵۲)$$

---

[1] Aging Effect

[2] رانش Drift

بنابراین بـرای مـداری بـا مشخصـات مثـال ۲-٦ حـداکثر ولتـاژ دریفـت حـدود $\frac{4mV}{300K}$ یعنـی تقریبـاً $13\mu V/°C$ خواهد بود.

در برگه های اطلاعاتی[1]، معمولاً به هر دو رانش، دریفت افست ولتاژ ورودی[2] گفته می شود و فقـط آنها را به کمک واحدشان از هم تفکیـک مـی کننـد. معمـولاً دریفـت حرارتـی را برحسـب $\mu V/°C$ و دریفت زمانی را برحسب $\mu V/mon$ (میکرو ولت در ماه) مشخص می کنند.

۲-۷-۳ جبران ولتاژ آفست

برای کاهش مقدار ولتاژ آفست روش های گوناگونی وجود دارد. موثرترین روش، بالا بردن دقت در ساخت المانها و در نتیجه کاهش عدم تطابق است (تلرانس کـم، $\frac{\Delta R_C}{R_C}\to 0$، $\frac{\Delta I_S}{I_S}\to 0$). ایـن روش نیازمند تکنولوژی پیشرفته و هزینه زیاد است. ولتاژ افست برای تقویت کننده های معمولی حدود میلـی ولت است. تقویت کننده های خاص نیز وجود دارد که ولتاژ آفست آنها در حد میکرو ولت مـی باشـد. در جدول ۲-۲ مقادیر نوعی ولتاژ آفست و دریفت آن برای چند تقویت کننده منعکس شده اند.

جدول ۲-۲ ولتاژ آفست و دریفت چند تقویت کننده

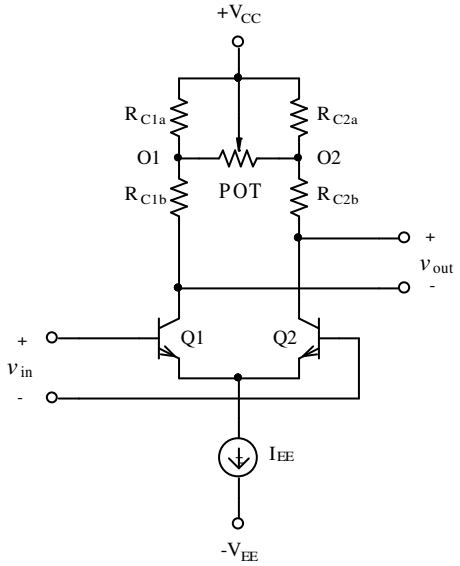
	$LM741C$	$TL071C$	$OP-07C$	$MAX400M$
$V_{OS}\ [mV]$	2	3	0.06	0.004
$\Delta V_{OS}/\Delta T\ \ [\mu V/°C]$	5	18	0.4	0.2
$\Delta V_{OS}/\Delta t\ \ [\mu V/Mon.]$	?	?	0.3	0.2

مراجع: کاتالوگ های شرکت های *MAXIM*، *ANALOG DEVICES*، *Texas Instruments* و *National Semiconductor*

[1] Data Sheet
[2] Input Offset Voltage Drift

مقدار ولتاژ آفست – هر قدر هم که کوچک باشد – صفر نیست. به همین دلیل برای ولتاژهای ورودی کم به عبارت دیگر بهره های زیاد، این مقدار نا مشخص باعث ایجاد خطا می شود. بنابراین در چنین مواقعی با اضافه کردن یک پتانسیومتر در مدار، تقارن ظاهری آنرا طوری بر هم می زنند که اثر عدم تطابق عناصر تا حدی خنثی شود. برای این منظور مدارهای گوناگونی وجود دارد که در شکل ۲-۲۳ یکی از آنها نمایش داده شده است.

در این مدار مقاومتهای کلکتور به دو جزء تقسیم می شوند به طوری که $R_{C1a} = R_{C2a}$، $R_{C1b} = R_{C2b}$ و $R_{C1a} < R_{C1b}$ باشد. پایانه های $O1$ و $O2$ – که برای جبران افست در نظر گرفته شده اند – از مدار خارج می شوند (در آی سی ها معمولاً از پایه های ۱ و ۸ یا ۱ و ۵ برای این منظور استفاده می شود). POT یک پتانسیومتر است که دو سر انتهایی آن به این پایه ها و سر وسط آن به منبع ولتاژ مثبت ($+V_{CC}$) وصل می شود (مانند $MAX400M$ و $OP-07C$). در برخی از مدارها با آرایش دیگر (مانند $LM741$ و $TL071$) این پایه به $-V_{EE}$ متصل می شود. برای جبران آفست به این نحو عمل می شود که: یک ولت متر در خروجی قرار داده ولتاژ ورودی را صفر می کنند (هر دو بیس ترانزیستورها به زمین وصل می شود). سپس محور پتانسیومتر را می چرخانند تا ولت متر ولتاژ خروجی را صفر نشان دهد.



شکل ۲-۲۳ مدار جبران ولتاژ آفست

۲-۷-٤ جریان آفست

همان گونه که در مورد افست ولتاژ ورودی بحث شد، به علت نا برابر بودن جریانهای کلکتور ها و βهای ترانزیستورها، جریانهای بیس ها نیز با یک دیگر برابر نخواهند بود. بنا به تعریف، مقدار متوسط جریان بیس ها را جریان بایاس ورودی[1] و تفاضل آنها را جریان آفست ورودی[2] نامند.

$$I_B = \frac{I_{B1} + I_{B2}}{2} \qquad (۲-۵۳)$$

$$I_{OS} = I_{B1} - I_{B2} \qquad (۲-۵٤)$$

از آن جایی که جریان بیس مساوی با جریان کلکتور تقسیم بر بتا است، از (۲-٥٤):

$$I_{OS} = \frac{I_{C1}}{\beta_1} - \frac{I_{C2}}{\beta_2} \qquad (۲-۵۵)$$

همانند روابط (۲-٤۳) تا (۲-٤٦)، میتوان نوشت:

$$\beta_1 = \beta + \frac{\Delta\beta}{2} \qquad (۲-۵٦)$$

$$\beta_2 = \beta - \frac{\Delta\beta}{2} \qquad (۲-۵۷)$$

$$I_{C1} = I_C + \frac{\Delta I_C}{2} \qquad (۲-۵۸)$$

$$I_{C2} = I_C - \frac{\Delta I_C}{2} \qquad (۲-۵۹)$$

با قرار دادن روابط (۲-٥٦) تا (۲-٥۹) در (۲-٥٥):

$$I_{OS} = \frac{I_C + \frac{\Delta I_C}{2}}{\beta + \frac{\Delta\beta}{2}} - \frac{I_C - \frac{\Delta I_C}{2}}{\beta - \frac{\Delta\beta}{2}} \qquad (۲-۶۰)$$

$$I_{OS} = \frac{\beta \cdot \Delta I_C - \Delta\beta \cdot I_C}{\beta^2 - \left(\frac{\Delta\beta}{2}\right)^2}$$

با $\left(\frac{\Delta\beta}{2}\right)^2 << \beta^2$:

$$I_{OS} \approx \frac{\Delta I_C}{\beta} - \frac{\Delta\beta \cdot I_C}{\beta^2}$$

---

[1] Input Bias Current
[2] Input Offset Current

و در نتیجه:

$$I_{OS} \approx \frac{I_C}{\beta}\left(\frac{\Delta I_C}{I_C} - \frac{\Delta\beta}{\beta}\right) \qquad (۶۱-۲)$$

با توجه به (۴۱-۲):

$$\frac{I_{C1}}{I_{C2}} = \frac{R_{C2}}{R_{C1}}$$

$$\frac{\Delta I_C}{I_C} = -\frac{\Delta R_C}{R_C} \qquad (۶۲-۲)$$

$$I_{OS} \approx \frac{I_C}{\beta}\left(\frac{\Delta I_C}{I_C} - \frac{\Delta\beta}{\beta}\right) = -\frac{I_C}{\beta}\left(\frac{\Delta R_C}{R_C} + \frac{\Delta\beta}{\beta}\right) \qquad (۶۳-۲)$$

بنابراین برای مثال با فرض $\frac{\Delta\beta}{\beta} = 10\%$ و $\frac{\Delta R_C}{R_C} = 5\%$، $I_{OS} \approx -0.15 I_B$ خواهد بود.

جریان افست نیز تابعی از دما است. به تغییرات جریان آفست نسبت به دما، دریفت افست جریان ورودی[1] گفته می شود. طبیعتاً هر قدر مقادیر جریان بایاس، افست و دریفت کمتر باشد، تقویت کننده به حالت ایده‌آل نزدیکتر است. برای کم کردن جریان بایاس معمولاً به جای *BJT*، از *JFET* یا *MOSFET* استفاده می کنند. جدول ۲-۳ مقادیر نوعی جریان بایاس، افست و دریفت را برای چند تقویت کننده نشان می دهد.

جدول ۲-۳ جریان بایاس، آفست و دریفت چند تقویت کننده در ۲۵ درجه سانتی گراد (M: MOSFET, J: JFET, B: Bipolar)

	$LM741C\ (B)$	$TL071C\ (J)$	$OP-07C\ (B)$	$OP-80E\ (M)$
$I_B\ [A]$	$80n$	$65p$	$2.2n$	$0.15p$
$I_{OS}\ [A]$	$30n$	$5p$	$1.6n$	$50f$
$\Delta I_{OS}/\Delta T\ \ [A/°C]$	$0.5n$	(*)	$12p$	$4f$

مراجع: کاتالوگ های شرکت های *ANALOG DEVICES*، *Texas Instruments* و *National Semiconductor*

(*) جریان بایاس برای *JFET* به طور نمایی به دما وابسته است (جریان معکوس اتصال *p-n*). بنابراین چون تغییرات جریان بایاس با دما رابطه خطی ندارد نمی توان آنرا با یک ضریب ثابت بیان نمود. به همین دلیل آنرا به کمک نمودار نمایش می دهند. مثلاً جریان بایاس این تقویت کننده در ۶۰ درجه سانتی گراد، حدود *InA* است.

[1] Input Offset Current Drift

۲–۸ بار فعال

در یک طبقه تفاضلی مثلاً مانند شکل ۲–۱۱، طبق رابطه (۲–۱۷) داریم:

$$\left|A_{v_d}\right| = \frac{1}{2}\ g_m \cdot R_{o_d} < \frac{R_C}{2r_e} \approx \frac{R_C \cdot I_C}{2r_e \cdot I_C} = \frac{R_C \cdot I_C}{2nV_T} = 20V_{R_C}/V \qquad (٦٤–٢)$$

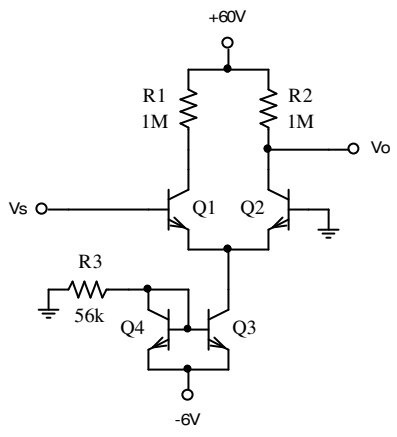
یعنی عملاً میزان بهره ولتاژ تقویت کننده توسط مقدار افت ولتاژ بر روی مقاومت کلکتور در نقطه کار مشخص می شود. از آنجایی که $V_{R_C} < V_{CC}$ می باشد (چرا؟):

$$\left|A_{v_d}\right| < 20V_{CC}/V \qquad (٦٥–٢)$$

خواهد بود. یعنی در چنین مدارهایی هیچگاه نمی توان با منبع تغذیه ۳ ولتی به بهره های بیش از ٦٠ دست یافت[1]. به عبارت دیگر مثلاً اگر بهره ۱۰۰۰ مطلوب باشد، باید $V_{CC} > 50V$ انتخاب شود.

از طرف دیگر – به ازای جریان ثابت کلکتور – زیاد شدن V_{CC}، معادل است با بزرگ شدن R_C، که در این صورت مقدار r_o ترانزیستور قابل ملاحظه شده، باعث کاهش بهره می گردد.

مثال ۲–۷ با فرض مشابه بودن ترانزیستورها با مشخصات: $\beta_F = 200$، $V_{BE} = 0.6V$، $nV_T = 25mV$ و $V_A = 100V$، مشخصات مدار شکل ۲–۲٤ را بدست آورید.



شکل ۲–۲٤ مدار مثال ۲–۷

حل:

الف– بدست آوردن نقطه کار: از روی شکل و با توجه به این که در این مدار $\beta_F >> 1$ و $V_{CB3} << V_A$ است می توانـد

[1] توجه شود، که بر خلاف مقدار فرضی $nV_T = 25mV$، در شرایط عادی برای ترانزیستورهای واقعی: $nV_T \approx 35 \cdots 40mV$ است.

$\beta_3 \approx \beta_F$ فرض شود. بنابراین:

$$I_{C_3} \approx I_{C_4} = \frac{6V - 0.6V}{56k} \approx 100\mu A \qquad (100.07)$$

$$I_C = I_{C_1} = I_{C_2} \approx I_{C_3}/2 \approx 50\mu A \qquad (49.81)$$

$$V_{CB2} = V_{CC} - I_{C2} R_{C2} \approx 60V - 50\mu A \times 1M\Omega = 10V \qquad (10.19)$$

ب- بدست آوردن مشخصات ترانزیستورها:

$$r_{e_1} = r_{e_2} = r_e = \frac{25mV}{50\mu A} = 500\Omega$$

$$r_{o_1} = r_{o_2} = r_o \approx \frac{V_A + V_{CB}}{I_C} \approx \frac{110V}{50\mu A} = 2.2\ M\Omega \qquad (2.21)$$

$$g_{m_1} = g_{m_2} = g_m = I_C / nV_T \approx 2\ mA/V \qquad (1.93)$$

$$r_{\pi_1} = r_{\pi_2} = r_\pi \approx \beta \cdot r_e = 100k\Omega \qquad (114)$$

پ- بدست آوردن مشخصات مدار:

$$R_i \approx 2r_\pi \approx 2\beta r_e \approx 200k\Omega \qquad (228.7)$$

$$R_o \approx R_C \parallel 2r_o \approx 1M\Omega \parallel 4.4M\Omega \approx 815k\Omega \qquad (843.3)$$

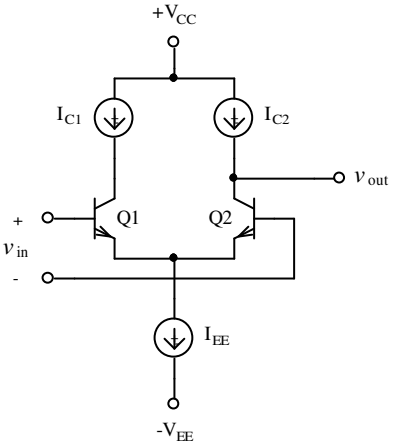
$$A_v \approx \frac{1}{2} g_m (R_C \parallel r_o) \approx 690 \qquad (662.8)$$

تذکر: علت اختلاف بین مقادیر محاسبه شده و مقادیر دقیق (داخل پرانتز) علاوه بر خطای محاسباتی، استفاده از روابط تقریبی است. در این مثال به علت بزرگ بودن مقدار R_C و متقارن نبودن

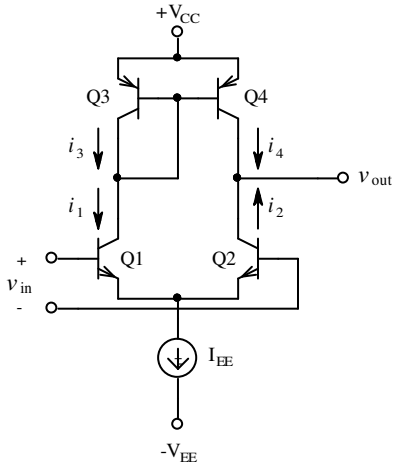
سیگنال ورودی (یک ورودی زمین شده است) باید با احتیاط بیشتر از روابط تقریبی استفاده نمود. در صورت لزوم برای بدست آوردن روابط دقیقتر می توان مثلاً به پیوست ۲-۱ مراجعه کرد.

از مثال فوق نتیجه می گیریم که، با وجود این که V_{CC} مقدار غیر معقول ۶۰ ولت انتخاب شده است، بهره مدار کمتر از ۱۰۰۰ می باشد. راه حل مناسب - که اشکال فوق را برطرف می سازد - استفاده از منابع جریان بجای مقاومت بار (R_C) است. در این صورت اصطلاحاً به این منبع جریان که جانشین مقاومت بار شده است، بار فعال[1] گویند. اگر بجای مقاومتهای کلکتور از منبع جریان ایده‌آل استفاده شود (شکل ۲-۲۵)، تا زمانی که ترانزیستورها به حالت اشباع نرفته باشند، مستقل از مقادیر V_{CC} و $-V_{EE}$ مشخصات مدار: $R_i = 2r_\pi$ ، $R_o = (\beta/2)\, r_{o_2}$ و $A_v = \frac{1}{2} g_m r_{o_2} = \frac{\mu}{2}$ بدست می آید. که با جایگزینی $g_m = \frac{I_C}{nV_T}$ و $r_o \approx \frac{V_A}{I_C}$ ، بهره ولتاژ ترانزیستور $\mu \approx \frac{V_A}{nV_T} \approx \frac{100V}{25mV} \approx 4000$ و در نتیجه بهره مدار $A_v = \frac{\mu}{2} = 2000$ حاصل می شود.

در عمل اگر منابع جریان مستقل باشند، این مدار کار نخواهد کرد (چرا؟). بنابراین بجای I_{C_1} و I_{C_2} از یک منبع جریان وابسته به I_{EE} استفاده می شود.



شکل ۲-۲۵ تقویت کننده با بار فعال



شکل ۲-۲۶ تقویت کننده با آینه جریان

شکل ۲-۲۶ یک تقویت کننده با بار فعال بکمک آینه جریان را نمایش می دهد. می توان نشـان داد[۲] که با فرض مشابه بودن ترانزیستورها، $V_{EB_3} = V_{EB_4} = V_{BE}$ و با انتخاب $\frac{\beta_F + 2}{\beta_F} = K$ ولتاژ خروجی از رابطه (۲-۶۶) بدست می آید.

$$V_o = \frac{(V_A + V_{CC} - V_{BE})^2 - K V_A^2}{(V_A + V_{CC} - V_{BE}) + K V_A}, \qquad K = \frac{\beta_F + 2}{\beta_F} \tag{۲-۶۶}$$

در حالت کلی، یعنی تا زمانی که ترانزیستورها در ناحیه فعال خـود باشـند و بـا فـرض $V_{CB} << V_A$ و $\beta >> 1$ خواهیم داشت:

$$I_{C_1} \approx I_{C_2} = -I_{C_4} \approx -I_{C_3} \approx \frac{I_{EE}}{2} \tag{۲-۶۷}$$

بنابراین مشخصات ترانزیستورها:

$$r_{e_1} \approx r_{e_2} \approx r_{e_3} \approx r_{e_4} \approx r_e, \quad r_{o_1} \approx r_{o_2} \approx r_{o_3} \approx r_{o_4} \approx r_o \tag{۲-۶۸}$$

و از آنجا مشخصات مدار:

$$R_o \approx r_{o_4} \parallel r_{o_2} \approx r_o / 2 \tag{۲-۶۹}$$

$$R_i \approx r_{\pi_1} + r_{\pi_2} \approx 2 r_\pi = 2 \beta r_e \tag{۲-۷۰}$$

$$A_{v_s} = \frac{v_o}{v_s} = \frac{i_o \cdot R_o}{v_s} \tag{۲-۷۱}$$

برای محاسبه i_o با توجه به این که: $i_2 \approx -i_1$، $i_4 \approx i_2$ و $i_1 \approx i_3$ نتیجه می گیریم:

$$i_o = i_2 + i_4 \approx 2 i_1 \approx 2\, g_m \cdot v_{be_1} = 2 g_m \cdot v_s / 2 = g_m \cdot v_s \tag{۲-۷۲}$$

و از آنجا:

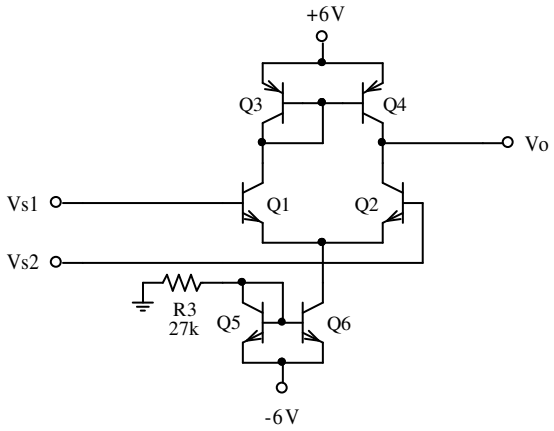
---

[1] Active Load

[2] ر. ک. به پیوست ۲-۵

$$A_{v_s} = \frac{i_o\,(r_{o_2} \parallel r_{o_4})}{v_s} \approx \frac{g_m \cdot v_s \cdot r_o/2}{v_s} = \frac{1}{2}\, g_m \cdot r_o = \frac{\mu}{2} \qquad (۷۳-۲)$$

مثال ۲-۸ مشخصات مدار شکل ۲-۲۷ را بدست آورید. ترانزیستورها مشابه و $\beta_F = 250$، $V_A = 100V$، $V_{BE} = 0.6V$ و $nV_T = 25mV$ فرض شوند.



شکل ۲-۲۷ مدار مثال ۲-۸

حل: اول نقاط کار ترانزیستورها را به دست می آوریم. چون ترانزیستورها مشابه، بتا و ولتاژ ارلی بزرگ هستند، در تقریب اولیه از اثر آنها صرفنظر می کنیم. با توجه به بزرگ بودن β انتظار می رود $V_{EC_4} \approx V_{EC_3}$ باشد. بنابراین تمام ترانزیستورها در ناحیه فعال خواهند بود.

در صورت شبهه می توان از رابطه (۲-٦٦) مقدار دقیقتر ولتاژ خروجی را بدست آورد.

$$K = \frac{\beta_F + 2}{\beta_F} = \frac{252}{250}$$

$$V_o = \frac{(V_A + V_{CC} - V_{BE})^2 - K\,V_A{}^2}{(V_A + V_{CC} - V_{BE}) + K\,V_A}$$

$$V_o = \frac{(100+6-0.6)^2 - 252\times10^4/250}{(100+6-0.6) + 25200/250} \approx 5.33V$$

$$V_{EC4} = V_{CC} - V_O = 6V - 5.33V = 0.67V > V_{EC_{sat}}$$

برای تعیین نقاط کار $V_{S1} = V_{S2} = 0$ در نظر گرفته می شود. از روی شکل (برای سادگی - با توجه به جهت ولتاژها و جریانها - قدر مطلق آنها نوشته می شود):

$$I_{C6} \approx I_{C5} \approx I_{R1} = \frac{V_{EE} - V_{BE}}{R1} = \frac{6V - 0.6V}{27k\Omega} = 0.2mA$$

$$I_{C1} \approx I_{C2} \approx I_{C3} \approx I_{C4} \approx \frac{I_{C6}}{2} \approx 100\mu A$$

$$V_{CE4} \approx V_{CE3} = V_{BE3} \approx 0.6V \ , \quad V_{CE5} = V_{BE5} \approx 0.6V$$

$$V_{CE6} = V_{EE} - V_{BE1} \approx 5.4V \ , \quad V_{CE2} \approx V_{BE1} \approx V_{CC} = 6V$$

مشخصات ترانزیستورها:

$$\beta_1 \approx \beta_2 \approx \beta_3 \approx \beta_4 \approx \beta_5 \approx \beta_6 \approx \beta \approx \beta_F = 250$$

$$g_{m1} \approx g_{m2} \approx g_{m3} \approx g_{m4} \approx g_m \approx \frac{I_{C1}}{nV_T} \approx \frac{100\mu A}{25mV} = 4mA/V$$

$$r_{\pi 1} \approx r_{\pi 2} \approx r_{\pi 3} = r_{\pi 4} = r_\pi \approx \frac{\beta_1}{g_{m1}} \approx \frac{250}{4mA/V} = 62.5k\Omega$$

$$r_{o1} \approx r_{o2} \approx r_{o3} \approx r_{o4} \approx r_o \approx \frac{V_A}{I_{C1}} \approx 1M\Omega$$

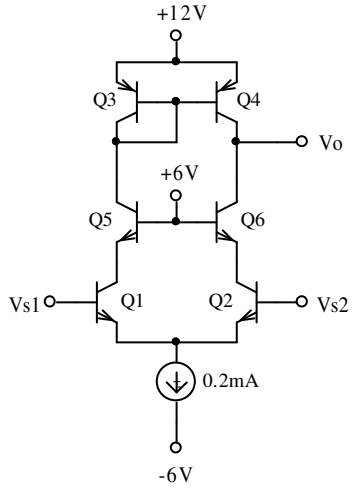
مشخصات مدار:

$$R_o \approx r_{o4} \| r_{o2} \approx \frac{r_o}{2} \approx \frac{1M\Omega}{2} = 500k\Omega$$ از (۲-۶۹)

$$R_i \approx r_{\pi_1} + r_{\pi_2} \approx 2r_\pi \approx 2 \times 62.5k\Omega = 125k\Omega$$ از (۲-۷۰)

$$A_{v_s} \approx \frac{1}{2} g_m \cdot r_o \approx 0.5 \times 4mA/V \times 1M\Omega = 2000$$ از (۲-۷۳)

مثال ۲–۹ مطلوبست محاسبه مشخصات مدار شکل ۲–۲۸ برای $v_s = v_{s1} - v_{s2}$. ترانزیستورها مشابه، $|V_{BE}| \approx 0.6V$، $nV_T = 25mV$، $\beta = 200$ و $V_A = 50V$ فرض شوند.



شکل ۲–۲۸ مدار مثال ۲–۹

حل: چون $\beta >> 1$، ترانزیستورها همگی در ناحیه فعال قرار دارند و I_Cها تقریباً با هم برابرند:

با تقریب اولیه: $I_C \approx I_E/2 = 0.1mA$ و از آنجا:

$$r_e \approx \frac{nV_T}{I_C} \approx 250\Omega, \quad g_m \approx \frac{1}{r_e} \approx 4mA/V, \quad r_o \approx \frac{V_A}{I_C} \approx 500k\Omega$$

در نتیجه:

$$R_i \approx 2r_\pi \approx 2\beta r_e \approx 2\times 200\times 25\Omega = 100\,k\Omega$$

$$R_o \approx r_{o_4} \parallel \beta_6 r_{o_6} \approx r_o \parallel \beta r_o \approx r_o \approx 500\,k\Omega$$

$$A_{v_s} \equiv \frac{v_o}{v_s} \approx 2\ \frac{R_o}{r_{e_1} + r_{e_2}} \approx \frac{r_o}{r_e} \approx \frac{50\,k\Omega}{25\,\Omega} = 2000$$

اگر بخواهیم مدار را دقیقتر بررسی کنیم، با توجه به مقادیر داده شده خطاهای ناشی از I_C قابل اغماض هستند (چرا؟). ولی از اثر ولتاژ ارلی نمی توان صرفنظر کرد. از روی شکل:

$$V_{CB1} = V_{CB2} = V_{B6} - V_{BE6} = 6V - 0.6V = 5.4V \qquad (5.4)$$

$$\beta_1 = \beta_2 = \beta_F\left(1 + \frac{V_{CB2}}{V_A}\right) = 200\left(1 + \frac{5.4V}{50V}\right) \approx 221.6 \qquad (222)$$

$$r_{\pi 1} = r_{\pi 2} \approx \beta r_e \approx 222\times 250\Omega \approx 55.5k\Omega \qquad (55.7)$$

$$r_{o1} = r_{o2} = \frac{V_A + V_{CB}}{I_C} \approx \frac{50V + 5.4V}{0.1mA} \approx 554k\Omega \qquad (557)$$

$$r_{o3} = r_{o4} = \frac{V_A + V_{CB}}{I_C} \approx \frac{50V}{0.1mA} \approx 500k\Omega \qquad (510)$$

$$R_i \approx 2r_\pi \approx 2 \times 55.5k\Omega \approx 111k\Omega \qquad (111.3)$$

$$R_o \approx r_{o4} \approx 500k\Omega \qquad (507.2)$$

$$A_{v_s} \equiv \frac{v_o}{v_s} \approx 2\ \frac{R_o}{r_{e_1} + r_{e_2}} \approx \frac{r_o}{r_e} \approx \frac{500\,k\Omega}{25\,\Omega} = 2000 \qquad (2008)$$

تذکر ۱: مقادیر داخل پرانتز، مقادیر دقیق (شبیه سازی شده) هستند. همانطور که مشاهده می شود، اختلاف بین مقادیر محاسبه شده و شبیه سازی شده بسیار کم است (خطاهای کمتر از ۲٪). این اختلاف علاوه بر خطاهای محاسباتی، ناشی از یکسان فرض کردن جریان کلکتور ها است. این مقدار خطا حداکثر ۱٪ است (چرا؟).

تذکر ۲: با محاسبه تقریبی نیز مقادیر مقاومت خروجی و بهره ولتاژ به اندازه کافی دقیق بدست می آیند (چرا؟) ولی مقاومت ورودی این چنین نیست و خطایی حدود ۱۰٪ دارد (چرا؟).

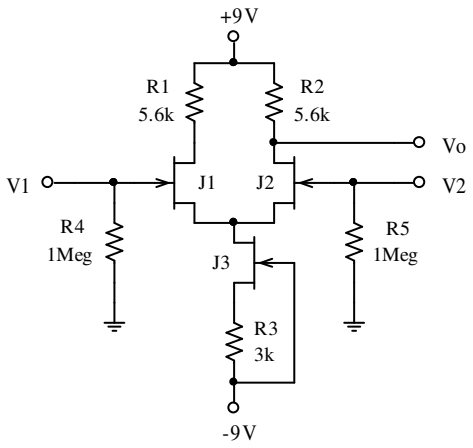
تذکر ۳: به این مدار، یعنی ترکیب امیتر مشترک، بیس مشترک ($Q1$، $Q5$ و $Q2$، $Q6$) اصطلاحاً مدار کاسکود[1] گویند.

[1] Cascode

۲-۹ تقویت کننده با ترانزیستورهای فت

همانطور که قبلاً ذکر شد، عملاً تفاوتی بین بررسی علایم کوچک مدارهای شامل BJT، $JFET$ و $MOSFET$ وجود ندارد. در مدارهای شامل فت کافی است از مدل بای پلاری استفاده کرد که در آن β و در نتیجه r_π بینهایت در نظر گرفته می شوند

مثال ۲-۱۰ مشخصات مدار شکل ۲-۲۹ (A_{v_d}، R_{i_d}، R_{o_d}، A_{v_c}، R_{i_c}، R_{o_c}، $CMRR$، CMR و OVR) را بدست آورید. ترانزیستورها مشابه، $V_P = -4V$، $I_{D_{SS}} = 16mA$ و $V_A = 100V$ فرض شوند.



شکل ۲-۲۹ مدار مثال ۲-۹

حل:

الف - محاسبه نقطه کار: با فرض $V_{DG} << V_A$ از اثر ولتاژ ارلی در تعیین جریان نقاط کار صرفنظر می کنیم. در نتیجه:

$$I_D \approx I_{D_{SS}}(1 - V_{GS}/V_P)^2 \quad , \quad V_{GS} = -I_D R_S$$

$$I_{D_3} = 16mA\left(1 - \frac{-3k\Omega \times I_{D_3}}{-4V}\right)^2 \quad \Rightarrow \quad I_{D_3} = 1mA \qquad (1.01)$$

$$V_{GS_3} = -I_D R3 \approx -3V \qquad (-3.04)$$

$$I_{D_{1,2}} = \frac{1}{2} I_{D_3} = 0.5mA \qquad (0.506)$$

$$I_D = I_{D_{SS}}(1 - V_{GS}/V_P)^2 \quad \Rightarrow \quad V_{GS} = V_P\left(1 - \sqrt{\frac{I_D}{I_{D_{SS}}}}\right)$$

$$V_{GS_{1,2}} = -4V\left(1 - \sqrt{\frac{0.5mA}{16mA}}\right) = -3.3\,V \qquad (-3.3)$$

$$V_{D_3} = V_{S_1} = -V_{GS_1} = +3.3V$$

$$V_{DG_3} = V_{D_3} - (-V_{SS}) = (3.3 + 9)V = 12V$$

$$V_{DS_3} = V_{D_3} - (-V_{SS} + I_{D_3} R3) = 9.3V \qquad (9.26)$$

$$V_{DG_{1,2}} = V_{D_{1,2}} = V_{DD} - I_D R_D = 9V - 0.5mA \times 5.6k\Omega = 6.2V$$

$$V_{DS_{1,2}} = 6.2V - 3.3V = 2.9V \qquad (2.87)$$

ب - محاسبه پارامترهای ترانزیستورها:

داریم:

$$g_m \approx \frac{2}{|V_P|}\sqrt{I_D I_{D_{SS}}} \quad , \quad r_s = \frac{1}{g_m} \quad , \quad r_o \approx \frac{V_A}{I_D}$$

$$g_{m_1} = g_{m_2} \approx \frac{2}{4V}\sqrt{0.5mA \times 16mA} \approx 1.41\,mA/V \qquad (1.44)$$

$$g_{m_3} \approx \frac{2}{4V}\sqrt{1mA \times 16mA} = 2\,mA/V \qquad (2.1)$$

$$r_{o_1} = r_{o_2} \approx \frac{100V}{0.5mA} = 200k\Omega \qquad (203.25)$$

$$r_{o_3} \approx \frac{100V}{1mA} = 100k\Omega \qquad (107.87)$$

$$R_{o_3} \approx (1 + g_{m_3} R_{S_3})\, r_{o_3} \approx (1 + 2\,mA/V \times 3k\Omega) \times 100k\Omega = 700k\Omega$$

پ- محاسبه مشخصات مدار:

$$R_{i_d} = R_{G_1} + R_{G_2} = R4 + R5 = 2\times 1M\Omega = 2M\Omega \qquad (2)$$

$$R_{i_c} = R_{G_1} \parallel R_{G_2} = R4 \parallel R5 = \frac{1}{2}\times 1M\Omega = 500k\Omega \qquad (500)$$

$$R_{o_d} = R_{o_c} = R_{D_2} \left\| 2\, r_{o_2} \right. \approx R2 = 5.6k\Omega \qquad (5.525)$$

$$A_{v_d} = \frac{1}{2} g_{m_2} R_o \approx \frac{1}{2}\times 1.41\, mA/V \times 5.6k\Omega \approx 3.948 \qquad (3.934)$$

$$A_{v_c} \approx -\frac{R_o}{2\, R_{o_3}} \approx -\frac{5.6k\Omega}{2\times 700k\Omega} \approx -4\times 10^{-3} \qquad (-3.522\times 10^{-3})$$

$$CMRR = \left| \frac{A_{V_d}}{A_{V_c}} \right| \approx g_{m_2}\, R_{o_3} \approx 1.41 mA/V \times 700k\Omega \approx 1000 \equiv 60\ dB$$

CMR:

$$V_{C_{\min}} = -V_{SS} + V_{DG_{\min}} + V_{GS_{1,2}} = -9V + 4V - 3.3V = -8.3V$$

$$V_{C_{\max}} = +V_{DD} - I_{D_{1,2}} - V_{DG_{1_{\min}}} = +9V - 0.5\times 5.6k\Omega - 4V = 2.2V$$

$$CMR = -8.3V \cdots + 2.2V \qquad (-8.3 \cdots 2.3)$$

OVR:

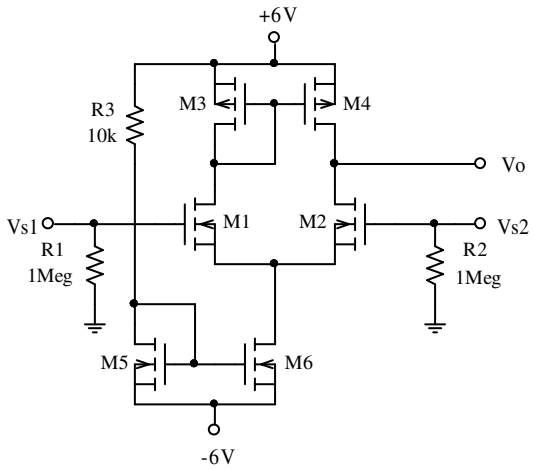
$$V_{O_{\max}} = V_{DD} = 9V$$

$$\left.\begin{array}{l} V_{O_{\min}} = V_{DG2_{\min}} - V2_{\max} \\ V_{DG2_{\min}} = |V_P| = 4V \\ V2_{\max} = \dfrac{V_{D_2} - V_{O_{\min}}}{2A_{v_d}} \end{array}\right\} \Rightarrow \quad V_{O_{\min}} = \frac{2A_{v_d} \cdot |V_P| + V_{D_2}}{2A_{v_d} + 1}$$

$$V_{O_{\min}} = \frac{2\times 4\times |-4V| + 6.2V}{2\times 4 + 1} = \frac{38.2V}{9} \approx 4.24V$$

$$OVR \approx 4.24V \cdots 9V \qquad (4.35 \cdots 9)$$

مثال ۲-۱۱ مشخصات مدار شکل ۲-۳۰ (A_{v_d}، A_{v_c}، R_{i_d}، R_{i_c}، R_o، $CMRR$، CMR و OVR) را بدست آورید. ترانزیستورها مشابه، $V_t = 1V$، $K = 1mA/V^2$ و $V_A = 100V$ فرض شوند.



شکل ۲-۳۰ مدار مثال ۲-۱۱

حل: در این مدار چون $V_{DD} = V_{SS} = 6V$، در نتیجه $V_{DG} < V_{SS} << V_A$ بوده از اثر ولتاژ ارلی در محاسبه جریان نقطه کار می توان صرفنظر کـرد.

از روی شکل:

$$V_{DD} - R3 \cdot I_{D5} - V_{DS5} - (-V_{SS}) = 0 \Rightarrow V_{GS5} = V_{DS5} = 12 - 10I_{D5}$$

از (۱-۱۲۳):

$$I_D \approx K \cdot (V_{GS} - V_t)^2$$

$$I_{D5} \approx 1mA/V \cdot (12V - 10k\Omega \times I_{D5})^2$$

$$100I_{D5}^2 - 221I_{D5} + 121 = 0 \quad \Rightarrow \quad I_{D5} = \begin{cases} 1mA & \checkmark \\ 1.21mA & \times \end{cases} \qquad (1.002)$$

$$I_{D6} \approx I_{D5} \approx 1mA \qquad (1.025)$$

$$I_{D1} = I_{D2} = I_{D3} = I_{D4} = \frac{I_{D6}}{2} \approx 0.5mA \qquad (0.513)$$

از (۱-۱۲۳):

$$V_{GS} \approx \sqrt{\frac{I_D}{K}} + V_t$$

$$V_{GS5} = V_{GS6} \approx \sqrt{\frac{1mA}{1mA/V^2}} + 1V = 2V \qquad (1.98)$$

$$V_{GS1} = V_{GS2} \approx V_{GS3} = V_{GS4} \approx \sqrt{\frac{0.5mA}{1mA/V^2}} + 1V = 1.7V \qquad (1.70)$$

$$V_{DS4} = V_{DS3} = V_{GS3} \approx 1.7V \qquad (1.70)$$

$$V_{DS1} = V_{DS2} = V_{DD} - V_{GS3} + V_{GS1} \approx 6V \qquad (5.98)$$

مشخصات ترانزیستورها:

از (۱-۱۲۶)

$$g_m \approx 2\sqrt{K \cdot I_D}$$

$$g_{m6} \approx 2\sqrt{1mA/V^2 \times 1mA} \approx 2mA/V \qquad (2.07)$$

$$g_{m1} = g_{m2} \approx 2 \cdot \sqrt{0.5mA/V^2 \times 1mA} \approx 1.41mA/V \qquad (1.51)$$

از (۱-۱۲۸):

$$r_o = \frac{V_A + V_{DS}}{I_D} \approx \frac{V_A}{I_D}$$

$$r_{o_2} \approx \frac{V_A}{I_D} \approx \frac{100V}{0.5mA} \approx 200k\Omega \qquad (206.6)$$

$$r_{o_4} \approx \frac{V_A}{I_D} \approx \frac{100V}{0.5mA} \approx 200k\Omega \qquad (198.4)$$

$$r_{o_6} \approx \frac{V_A}{I_{D6}} \approx \frac{100V}{1mA} \approx 100k\Omega \qquad (101.7)$$

مشخصات مدار:

$$R_{i_d} = R1 + R2 = 2M\Omega \qquad (2)$$

$$R_{i_c} = R1 \| R2 = 500k\Omega \qquad (500)$$

$$R_o = r_{o_2} \| r_{o_4} \approx 100k\Omega \qquad (101.4)$$

$$\left.\begin{aligned} A_{v_d} &\approx 2\frac{r_{o_2} \| r_{o_4}}{r_{s_1} + r_{s_2}} \\ r_s &= \frac{1}{g_m} \approx 0.7k\Omega \end{aligned}\right\} \Rightarrow \quad A_{v_d} \approx 2 \times \frac{100k\Omega}{1.4k\Omega} \approx 142 \qquad (152.8)$$

$$A_{v_c} \approx \frac{(i_{d_4} - i_{d_2})R_o}{v_c} \approx 0 \qquad (3.28 \times 10^{-3})$$

$$CMRR = \frac{A_{v_d}}{A_{v_d}} \to \infty$$

CMR:

$$V_{C_{\min}} = -V_{SS} + V_{DG6_{\min}} + V_{GS_{1,2}} = -6V + 1V + 1.7V = -3.3V$$
$$V_{C_{\max}} = +V_{DD} - V_{DS_{3,4}} - V_{DG_{1,2_{\min}}} = +6V - 1.7V + 1V = 5.3V$$

$$CMR = -3.3V \cdots + 5.3V \qquad (-3.37 \cdots 5.35)$$

OVR:

$$\left.\begin{aligned} V_{O_{\max}} &= V_{DD} - V_{DS4\min} \\ V_{DS4\min} &= V_{GS4} - V_t = 1.7 - 1 = 0.7V \end{aligned}\right\} \Rightarrow \quad V_{O_{\max}} = 6 - 0.7 = 5.3V$$

$$\left.\begin{aligned} A_{v_d} >> 1 \quad &\Rightarrow \quad v_{G2} \approx 0 \\ V_{O_{\min}} &= V_{D2_{\min}} \approx V_{DG2_{\min}} \end{aligned}\right\} \Rightarrow \quad V_{O_{\min}} \approx -V_t = -1V$$

$$OVR \approx -1V \cdots 5.3V \qquad (-1.014 \cdots 5.306)$$

تذکر ۱: در محاسبات، برای سادگی، با توجه به جهت ولتاژها و جریانها، قدر مطلق آنها در نظر گرفته شده اند.

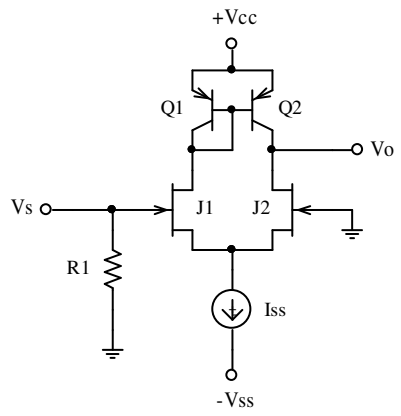
تذکر ۲: بهره ولتاژ مدار در حالت مشترک، از تفاضل جریانهای درین های $M2$ و $M4$ حاصل می شود. چون در حالت ایده‌آل این دو با هم برابرند، مقدار A_{v_c} صفر و در نتیجه مقدار $CMRR$ بینهایت خواهد بود. طبیعتاً به علت نابرابر بودن ولتاژهای ترانزیستورها (به واسطه محدود بودن ولتاژ ارلی)، اختلاف بین جریانها هر قدر ناچیز، ولی صفر نخواهد بود.

تذکر ۳: به عنوان تمرین، بهره ولتاژ مدار در حالت مشترک را به طور دقیق حساب کنید.

۲-۱۰ تقویت کننده چند طبقه

مثال ۲-۱۲ می خواهیم یک تقویت کننده DC با مشخصات $R_i \geq 1M\Omega$ ، $R_o \leq 100\Omega$ و $A_v \geq 1000$ داشته باشیم. مداری برای این منظور طرح نمایید.

حل: چون تقویت کننده DC است، باید از یک طبقه تفاضلی استفاده کنیم. چون می خواهیم مقاومت ورودی زیاد باشد، باید از فت یا زوج دارلینگتون استفاده کنیم. و چون بهره ولتاژ بالاست، از بار فعال استفاده می کنیم. بنابراین مثلاً مداری مانند شکل ۲-۳۱ پیشنهاد می شود.



شکل ۲-۳۱ مدار مثال ۲-۱۲

در این مدار از $JFET$ استفاده شده است. پارامترهای آنها را: $V_P = -4V$، $I_{DSS} = 16\,mA$ و $V_A = 100V$ فرض می کنیم. برای ترانزیستورها نیز $\beta_F = 100$ و $V_A = 100V$ در نظر گرفته می شود.

در این مدار: $R_i = R1$ و باید $R_i \geq 1M\Omega$ باشد. بنابراین مثلاً $R1 = 1M\Omega$ انتخاب می شود. برای بهره ولتاژ داریم:

$$A_v = A_{v_d} = 2 \times \frac{1}{2}\, g_{m_J} \left(r_{o_J} \parallel r_{o_Q} \right) \qquad (۲-۷۴)$$

با جایگزینی $g_m \approx \frac{2}{|V_P|}\sqrt{I_D I_{DSS}}$ و $r_o \approx V_A / I_D$ در (۲-۷۴):

$$A_v \approx \frac{2V_{A_J}\, V_{A_Q}}{(V_{A_J} + V_{A_Q})\left|V_{P_2}\right|} \sqrt{\frac{I_{DSS}}{I_D}} \qquad (۲-۷۵)$$

چون $V_{A_J} = V_{A_Q} = V_A$، از (۲-۷۵):

$$A_v \approx \frac{V_A}{|V_P|}\sqrt{\frac{I_{DSS}}{I_D}} \qquad (۲-۷۶)$$

در نتیجه:

$$I_D = \left(\frac{V_A}{A_v\, V_P}\right)^2 .\ I_{DSS} = \left(\frac{100V}{1000\times 4V}\right)^2 \times 16mA = 10\mu A$$

و از آنجا:

$$I_{SS} = 2I_D = 20\mu A$$

بدست می آید. بنابراین با انتخاب جریان منبع به مقدار ۲۰ میکرو آمپر، انتظار می رود به بهره مطلوب ۱۰۰۰ برسیم (با شبیه سازی ۱۰۴۲ بدست می آید). پس دو تا از خواسته های مسئله برآورده شده اند ولی مقاومت خروجی مدار:

$$R_o = r_{o_J} \parallel r_{o_Q} \approx \frac{1}{2}\cdot\frac{V_A}{I_D} = \frac{1}{2}\times\frac{1000V}{10\mu A} = 5M\Omega >>> 100\Omega \qquad (5.135M\Omega)$$

به مراتب بزرگتر از مقدار مطلوب است.

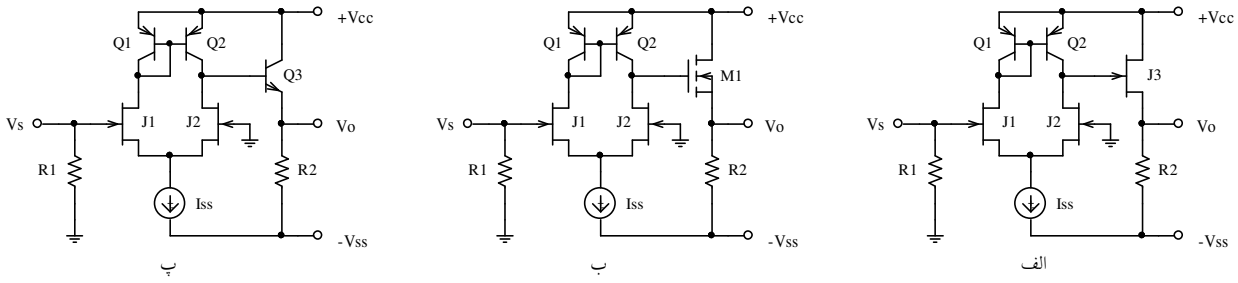
در این مسئله مشخصات ذکر شده مدار وابسته به مقادیر منابع ولتاژ نیستند. فقط برای این که مدار کار خود را درست انجام دهد باید همه ترانزیستورها در ناحیه فعال قرار گیرند. برای این منظور باید $V_{CC} > V_{EC_Q} + V_{o_{\max}} + |V_P|$ باشد (چرا؟) که در این رابطه V_{EC_Q} ولتاژ نقطه کار ترانزیستور $Q2$، $V_{o\max}$ حداکثر دامنه سیگنال خروجی و V_P ولتاژ قطع ترانزیستور $J2$ می باشند. در صورتی که $\beta \to \infty$ فرض شود $V_{EC_Q} \approx V_{EB} \approx 0.7V$ خواهد بود. در غیر این صورت از رابطه (۲-۶۶) V_{EC_Q} قابل محاسبه است. برای مثال در این مدار $V_{EC_Q} \approx 1.7V$ و از آنجا $V_{CC} > 1.7V + 4V + V_{o_{\max}}$ باید باشد. بنابراین چون دامنه ولتاژ خروجی مشخص نشده است، مثلاً $V_{CC} = V_{SS} = 9V$ انتخاب می شود.

از این مثال نتیجه می گیریم که چون مقاومت خروجی و بهره مدار به هم وابسته هستند:

$$\left.\begin{aligned} A_v &= \frac{V_A}{|V_P|}\sqrt{\frac{I_{DSS}}{I_D}} \\ R_o &= \frac{1}{2}\,\frac{V_A}{I_D} \end{aligned}\right\} \quad \Rightarrow \quad A_v = \frac{\sqrt{2\,I_{DSS}\,V_A\,R_o}}{|V_P|} = \sqrt{0.2\,R_o}$$

بنابراین با یک تقویت کننده یک طبقه نمی توان به خواسته های مسئله دست یافت. پس در چنین مواردی باید از تقویت کننده های چند طبقه استفاده کرد. مثلاً اگر به مدار شکل ۲-۳۱ یک طبقه بافر (درین یا کلکتور مشترک) اضافه کنیم (شکل۲-۳۲). در صورت زیاد بودن مقاومت ورودی بافر، بهره طبقه تفاضلی تغییر نخواهد کرد.

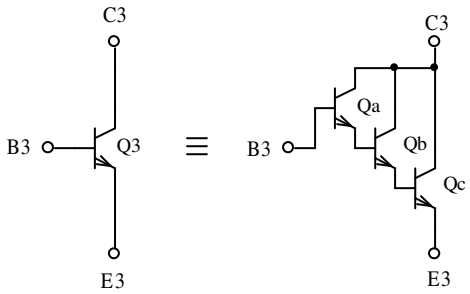
در مدار شکل ۲-۳۲ الف از یک *JFET* به عنوان بافر استفاده شده است. این مدار به ازای نقطه کار $V_S = 0$ قابل استفاده نخواهد بود (چرا؟). برای این که مدار کار خود را درست انجام دهد، باید ولتاژ آفستی برابر $V_{OS} \approx -2.5mV$ به ورودی اعمال کرد (چرا؟). در این صورت $V_O \approx 7.5V$ میشود. اگر $I_{D3} \approx 1mA$ انتخاب شود، $R2 = \dfrac{V_O - (-V_{SS})}{I_{D3}} \approx 16.5k\Omega$ بدست می آید که مقدار استاندارد $R2 = 15k\Omega$ انتخاب می شود. در این صورت مشخصات مدار: ناحیه خطی خروجی $OVR \approx 7\cdots 8V$، $A_v \approx 990$، $R_o \approx 455\Omega$ و $R_i = 1M\Omega$ بدست می آید.



شکل ۲-۳۲ استفاده از بافر برای کاهش مقاومت خروجی به کمک: الف- جی فت، ب- ماس فت و پ- بای پلار.

مدار شکل ۲-۳۲ ب استفاده از یک $MOSFET$ را به عنوان یک بافر نمایش می دهد. این مدار به ازای نقطه کار $V_S = 0$ قابل استفاده می باشد (چرا؟). در صورتی که مشخصات این ترانزیستور $V_{to} = 2V$، $K = 1mA/V^2$ و $V_A = 100V$، فرض شوند، $V_O \approx 4.2V$ میشود. اگر $I_{D3} \approx 1mA$ انتخاب شود، $R2 = \dfrac{V_O - (-V_{SS})}{I_{D3}} \approx 13.2k\Omega$ بدست می آید که مقدار استاندارد $R2 = 15k\Omega$ انتخاب می شود. در این صورت مشخصات مدار: ناحیه خطی خروجی $OVR \approx 1.3 \cdots 5.8V$، $A_v \approx 1000$، $R_o \approx 485\Omega$ و $R_i = 1M\Omega$ بدست می آید.

بالاخره مدار شکل ۲-۳۲ پ استفاده از ترانزیستور معمولی را به عنوان یک بافر نمایش می دهد. این مدار نیز به ازای نقطه کار $V_S = 0$ قابل استفاده است (چرا؟). برخلاف دو مدار قبل، به علت محدود بودن بتا، مقاومت خروجی مدار تابعی از مشخصات طبقه تفاضلی، و بهره طبقه تفاضلی تابعی از بتای ترانزیستور $Q3$، و مقدار مقاومت $R2$ است. بنابراین باید بتای ترانزیستور به حدی بزرگ باشد که اثر متقابل دو طبقه کلکتور مشترک و تفاضلی بر روی یک دیگر قابل اغماض باشد. به عبارت دیگر مقاومت خروجی مدارهای ساخته شده به کمک فت از رابطه: $R_o = \dfrac{1}{g_m} \| R2 \approx \dfrac{1}{g_m}$ بدست می آید، در صورتی که برای مدار پ از رابطه: $R_o = \left(\dfrac{R'_o + r_\pi}{\beta} \right) \| R2 \approx \dfrac{R'_o}{\beta}$ باید استفاده کرد. در این رابطه $R'_o \approx 5M\Omega$ مقاومت خروجی طبقه تفاضلی است. در نتیجه باید $\beta > \dfrac{R'_o}{R_o}$ باشد، یعنی $\beta > \dfrac{5M\Omega}{100\Omega} = 50000$. از آنجایی که برای ترانزیستورهای مفروض $\beta = 100$ است، باید از سه عدد ترانزیستور به صورت مدار دارلینگتن (شکل ۲-۳۳) استفاده کرد. در این صورت $V_O \approx 5.3V$ خواهد بود. اگر برای این مدار نیز $I_{C3} \approx 1mA$



شکل ۲-۳۳ مدار دارلینگتن

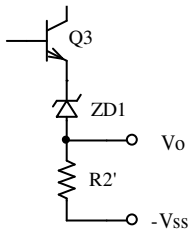
انتخاب شود، $R2 = \frac{V_O - (-V_{SS})}{I_{C3}} \approx 14.3k\Omega$ بدست می آید که مقدار استاندارد $R2 = 15k\Omega$ انتخاب می شود. در این صورت مشخصات مدار: ناحیه خطی خروجی $OVR \approx 2.1 \cdots 6.7V$، $A_v \approx 1030$، $R_o \approx 85\Omega$ و $R_i = 1M\Omega$ بدست می آید.

تذکر: به عنوان تمرین مشخصات مدارهای فوق را محاسبه کنید.

چنان که از مثال فوق بر می آید – با مقادیر نمونه عناصر – مدار الف مناسب نمی باشد، زیرا به ازای ورودی صفر، ترانزیستور خروجی ($J3$) در ناحیه خطی قرار ندارد. علاوه بر آن با تغییر نقطه کار، دامنه سیگنال خروجی می تواند حد اکثر نیم ولت باشد، بهره در حد قابل قبول، ولی مقاومت خروجی خیلی زیاد است. مدار ب بهتر است. دامنه سیگنال خروجی به ۱,٦ ولت می رسد، بهره قابل قبول ولی مقاومت خروجی زیاد است. بالاخره مدار پ ظاهراً کلیه خواسته های مسئله را برآوره می سازد. دامنه سیگنال خروجی تا ۱,٤ ولت می رسد و مشخصات دینامیکی بهتر از مقادیر خواسته شده هستند. البته به علت استفاده از سه ترانزیستور بجای یکی، مدار مفصل شده است. مهمتر از آن این امر که در عمل با کم شدن بیش از حد جریان کلکتور، β نیز کم می شود. جریانهای نشتی نیز قابل توجه می شوند و . . . .

در حالت کلی، این مدار ها همگی دارای دو عیب مشترک هستند: یکی این که دامنه سیگنال خروجی خیلی کم است (کسری از ولتاژ منبع تغذیه)، دیگر این که به ازای $V_S = 0$، $V_O \neq 0$ است. بنابراین برای کار کردن با این مدار، باید مقاومت بار شناور باشد (یک سر آن به خروجی مدار و سر دیگرش به یک گره غیر هم پتانسیل با زمین سیستم).

با برطرف کردن عیب دوم، معمولاً عیب اول نیز بر طرف می شود. برای این منظور باید بـه طریقـی ولتاژ خروجی را (در این مثال $V_O = 5.3V$ برای مدار پ) به صفر منتقل[1] کرد. برای مثـال شـکل ۲-۳٤ پیشنهادی را بـرای ایـن منظـور ارایـه مـی دهـد. بـا اسـتفاده از یـک دیـود زنـر $ZD1 = 5.6V$ و تغییـر $R2$ بـه $R2' = \frac{V_{SS}}{I_{E3}} \approx \frac{9V}{1mA} = 9k\Omega$ (مقـدار اسـتاندارد $9.1k\Omega$ یا $10k\Omega$)، به ازای $V_S = 0$، $V_O \approx 0$ خواهد شد. هر چند که گاهی از این پیشنهاد استفاده می شود، ولی این مدار دارای عیوبی اسـت (کـدام؟) و بهتـر است، راه حل دیگری پیدا کرد.



شکل ۲-۳٤
انتقال سطح ولتاژ

راه حل کلی، که تقریباً همیشه مورد استفاده قرار می گیرد - بخصوص هنگامی که به بهره های ولتاژ بزرگ (مثلاً $A_v > 1000$) نیاز است - استفاده از چند طبقه ولتاژ می باشد. حـال اگـر طبقـات را مکمـل یکدیگر انتخاب کنیم، یعنی اگر مثلاً در طبقه اول از ترانزیستور npn (یا n کانال) استفاده شـده اسـت، در طبقه دوم از ترانزیستور pnp (یا p کانال) استفاده شود و الی آخر.

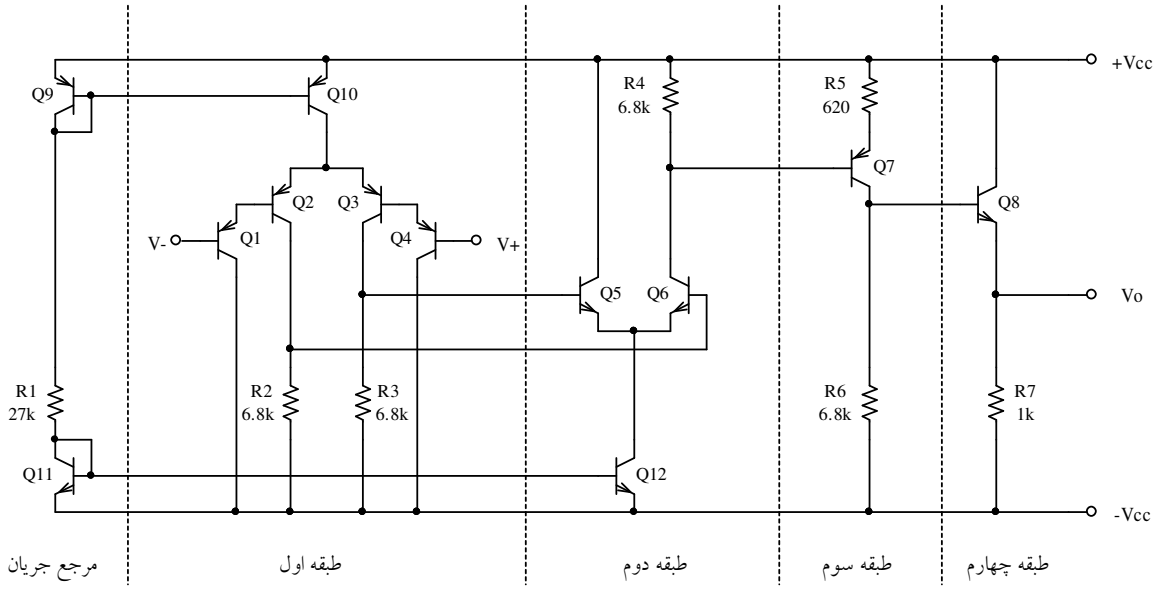
در این صورت بطور همزمان مساله بزرگ بودن بهره ولتاژ، زیاد بودن دامنه ولتاژ خروجی و نداشتن افست ولتاژ (صفربودن ولتاژ خروجی به ازای صفر بودن ولتاژ ورودی) حل می شود.

مثال ۲-۱۳ مشخصات مدار شکل ۲-۳۵ را با فـرض مشـابه بـودن ترانزیسـتورها، $\pm V_{CC} = \pm 6V$، $\beta_F = 100$، $|V_{BE}| \approx 0.6V$ و $V_A = 100V$ بدست آورید.

حل: این مدار یک تقویت کننده چهار طبقه است. $Q9$، $Q10$ همچنین $Q11$، $Q12$ تشکیل دو آینه جریان را می دهند. $Q1$، $Q2$، $Q3$، $Q4$ و $Q10$ طبقه اول و $Q5$، $Q6$ و $Q12$ طبقـه دوم را تشـکیل

[1] Level Shifting

می دهند، که هر کدام یک طبقه تفاضلی هستند. خروجی طبقه اول، تفاضلی و خروجی طبقـه دوم، تـک انتهایی است. $Q7$ بعنوان امیتر مشترک طبقه سوم، و بالاخره $Q8$ طبقه چهارم را تشکیل مـی دهـد ،کـه بصورت مدار کلکتور مشترک بسته شده است. در طبقه اول – جهت بـالابردن مقاومـت ورودی – از دو مدار کلکتور مشترک و در طبقه آخر، برای کم کردن مقاومـت خروجـی بـاز از مـدار کلکتـور مشـترک استفاده شده است.



شکل ۲–۳۵ مدار مثال ۲–۱۳

برای بدست آوردن مشخصات مدار، طبق معمول مساله را در سه مرحله حل می کنیم:

الف – محاسبه نقاط کار:

$$I_{R1} = I_{Ref} = \frac{V_{CC} + V_{EE} - V_{EB9} - V_{BE11}}{R1} = 2\frac{(6V - 0.6V)}{27\,k\Omega} = 400\mu A$$

$$|I_{C2}| = |I_{C3}| \approx I_{C5} = I_{C6} \approx \frac{1}{2} I_{Ref} = 200\,\mu A$$

$$\left(I_{C_6} - |I_{B_7}|\right) \cdot R_4 = |I_{E_7}| \cdot R_5 + V_{EB_7} \quad \Rightarrow \quad |I_{C_7}| \approx 1mA$$

$$V_O = V_{E8} = \left(|I_{C7}| - I_{B8} \right) \cdot R6 - V_{BE8} \approx 0$$

$$I_{C8} \approx I_{E8} = \frac{V_O + V_{EE}}{R7} \approx 6\,mA$$

توجه شود که در این محاسبات اثر V_A در نظر گرفته نشده است. بعلت این که I_Cها با هم برابر نیستند، V_{BE}ها هم مقدار فرضی $0.6V$ را ندارند، و مقدار واقعی آنها می تواند از $V_{BE} \approx 0.5V$ تا $V_{BE} \approx 0.7V$ باشد (چرا؟). برای مقایسه مقادیر محاسبه شده با مقادیر دقیق جدول ۲-٤ را ببینید.

نقش مقدار V_{BE7} در محاسبه V_O از همه مهمتر است (چرا؟) ولی با وجود این محاسبه تقریبی به جوابهای معقولی منتهی می شود. در ضمن در صورتی که در عمل - بعلت یکسان نبودن ترانزیستورها (مثلاً β، I_S، ...) با مقادیر فرضی - ولتاژ خروجی تفاوت قابل ملاحظه‌ای با مقدار مطلوب داشته باشد (مثلاً $V_O = 2V$ یا $V_O = -1.5V$)، می توان با تغییر مقاومت $R6$ (مثلاً انتخاب یک پتانسیومتر $5k\Omega$ سری با یک مقاومت $4.7k\Omega$) $V_O = 0V$ را تنظیم نمود.

در عمل اکثراً نیازی به این کار نیست. زیرا با استفاده از فیدبک[1] کردن مدار، ولتاژ خروجی همواره $V_O \approx 0$ (یا هر مقدار مطلوب دیگری) بوده نیاز به رعایت مسایل فوق الذکر نمی باشد.

ب - محاسبه پارامترهای ترانزیستورها:

$$g_m = g_{m_2} = g_{m_3} \approx g_{m_5} = g_{m_6} \approx \frac{I_{Ref}/2}{nV_T} \approx \frac{0.2\,mA}{25\,mV} = 8mA/V$$

$$r_e = \frac{1}{g_m} = 125\Omega$$

[1] ر. ک. فصل ۳

$$g_{m7} = \frac{1mA}{25mV} = 40\,mA/V \quad \Rightarrow \quad r_{e7} = 25\Omega$$

$$g_{m8} = \frac{6mA}{25mV} = 240\,mA/V \quad \Rightarrow \quad r_{e8} \approx 4\Omega$$

$$g_{m10} \approx g_{m12} = \frac{0.4mA}{25mV} = 16\,mA/V \quad \Rightarrow \quad r_{e10} \approx r_{e12} \approx 62\Omega$$

$$r_o = r_{o2} = r_{o3} \approx r_{o6} \approx V_A / I_{C2} = 100V / 0.2\,mA = 500\,k\Omega$$

$$r_{o7} \approx V_A / I_{C7} = 100V / 1mA = 100\,k\Omega$$

$$r_{o8} \approx V_A / I_{C8} = 100V / 6\,mA \approx 16.7\,k\Omega$$

$$r_{o10} \approx r_{o12} \approx V_A / I_{C10} = 100V / 0.4\,mA \approx 250\,k\Omega$$

مقادیر تقریبی محاسبه شده در بندهای الف و ب با مقادیر دقیق بدست آمده بکمک شبیه سازی در جدول ۲-٤ مقایسه شده اند.

جدول ۲-٤ مقایسه مقادیر محاسبه شده با مقادیر شبیه سازی شده

پارامتر	*R1*	*Q2*	*Q3*	*Q5*	*Q6*	*Q7*	*Q8*	*Q10*	*Q12*
$I_C\,(calc)$ [*mA*]	0.4	0.2	0.2	0.2	0.2	1	6	0.4	0.4
$I_C\,(sim)$ [*mA*]	0.401	0.203	0.203	0.196	0.194	1.03	5.94	0.411	0.394
$V_{BE}\,(calc)$ [*mV*]	-	600	600	600	600	600	600	600	600
$V_{BE}\,(sim)$ [*mV*]	-	565	565	563	563	606	649	583	583
$\beta\,(calc)$	-	100	100	100	100	100	100	100	100
$\beta\,(sim)$	-	105	105	111	109	104	105	104	100
$g_m\,(calc)$ [*mA/V*]	-	8	8	8	8	40	240	16	16
$g_m\,(sim)$ [*mA/V*]	-	8.13	8.13	7.86	7.77	41.4	238	16.4	15.8
$r_o\,(calc)$ [*kΩ*]	-	500	500	500	500	100	16.7	250	250
$r_o\,(sim)$ [*kΩ*]	-	516	516	563	563	101	17.7	254	254

پ- محاسبه مشخصات مدار:

$$R_{i_d} \approx 4\,\beta_2{}^2 r_{e_2} = 4\times(100)^2\times 125\,\Omega = 5\,M\Omega \qquad (5.518)$$

$$\left.\begin{aligned} R_{i_c} &\approx \frac{1}{2}\beta_1\left(r_{o_1}\left\|\,\beta_2\left(r_{o_2}\left\|\,2\,r_{o_{10}}\right.\right)\right.\right) \\ r_{o_{10}} &\approx \frac{r_{o_2}}{2}, \quad r_{o_1} \approx \beta\, r_{o_2} \end{aligned}\right\} \Rightarrow$$

$$R_{i_c} \approx \frac{\beta^2}{3} r_{o_2} \approx \frac{10^4}{3}\times 500k\Omega \approx 840\,M\Omega \qquad (969.2)$$

$$R_o \approx \left(\frac{R6}{\beta_8} + r_{e_8}\right) \| \; R_7 = \left(\frac{6.8\,k\Omega}{100} + 4\,\Omega\right) \| \, 1k\Omega \approx 67\,\Omega \qquad (63.05)$$

$$A_{v_d} = A_{v_{d1}} \cdot A_{v_{d2}} \cdot A_{v_3} \cdot A_{v_4}$$

$$A_{v_{d1}} \approx \frac{R2 \| \beta_6\, r_{e_6}}{2\, r_{e_2}} = \frac{6.8\,k \| 12.5\,k}{2\times 125\,\Omega} = 17.6$$

$$A_{v_{d2}} \approx \frac{R_4 \| \beta_7\,(R_5 + r_{e_7})}{2\, r_{e_6}} = \frac{6.8\,k \| 100\;(620+25)\,\Omega}{2\times 125\Omega} = 24$$

$$A_{v_3} \approx \frac{R_6 \| \beta_8\,(R_7 + r_{e_8})}{r_{e_7} + R_5} = \frac{6.8\,k \| 100\,(1k + 4\,\Omega)}{25\,\Omega + 620\,\Omega} = 10$$

$$A_{v_4} \approx \frac{R7}{r_{e_8} + R7} = \frac{1k\Omega}{4\Omega + 1k\Omega} \approx 0.96 \approx 1$$

$$A_{v_d} \approx 17.6\times 24\times 10\times 1 \approx \; 4200 \qquad (4288)$$

$$A_{v_c} = A_{v_{c1}} \cdot A_{v_{c2}} \cdot A_{v_3} \cdot A_{v_4}$$

$$A_{v_{c1}} = \frac{R2 \| \cdots}{2\, r_{o_{10}}} \approx \frac{6.8\,k\Omega}{2\times 250k\,\Omega} \approx 13.6\times 10^{-3}$$

$$A_{v_{c2}} \approx \frac{R4 \parallel \left(\beta_7 \left(r_{e_7} + R5\right)\right)}{2\, r_{o_{12}}} \approx \frac{6.2\,k\Omega}{2\times 250k\,\Omega} \approx 12.4\times 10^{-3}$$

$$A_{v_c} \approx 13.6\times 10^{-3} \times 12.4\times 10^{-3} \times 10\times 1 \approx 1.7\times 10^{-3} \qquad (1.488\times 10^{-3})$$

OVR:

$$\left.\begin{aligned} V_{O_{\min}} &= -V_{CC} = -6V \\ V_{O_{\max}} &= V_{CC} - I_{E7}\, R5 - V_{EC7_{sat}} - V_{BE8} \\ I_{E7} &\approx \frac{V_{CC} - (-V_{CC}) - V_{EC7_{sat}}}{R5 + R6} \approx 1.6mA \end{aligned}\right\} \Rightarrow \quad V_{O_{\max}} \approx 4V$$

$$OVR \approx -6V \cdots 4V \qquad (-6 \cdots 4.1)$$

CMR:

$$V_{c_{\min}} = V_{BE1} + V_{BE2} + V_{EC2_{sat}} - I_{C2}\, R2 + (-V_{CC})$$
$$V_{c_{\min}} \approx -0.6V - 0.6V + 0.2V + 0.2mA\times 6.8k\Omega - 6V \approx -5.6V$$

$$V_{c_{\max}} = V_{CC} - V_{EC10_{sat}} - V_{BE2} - V_{BE1}$$
$$V_{c_{\max}} \approx 6V - 0.2V - 0.6V - 0.6V \approx 4.6V$$

$$CMR \approx -5.6V \cdots +4.6V \qquad (-5.42 \cdots 4.87)$$

OVS:

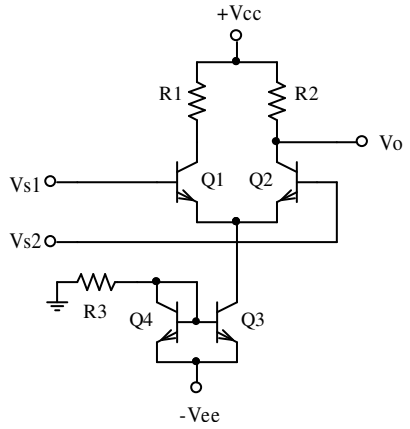
$$V_{O_P}^{-} = V_Q - V_{O_{\min}} = 6V$$
$$V_{O_P}^{+} = V_{O_{\max}} - V_Q = 4V$$

$$OVS = \min[V_{O_P}^{-},\ V_{O_P}^{+}] = 4V \qquad (3.97)$$

پیوست ها

پیوست ۲-۱ نحوه محاسبه مشخصات تقویت کننده تفاضلی

شکل پ ۲-۱ الف مدار یک تقویت کننده نمونه با بار اهمی را نمایش می‌دهد. مشخصات این مدار را می خواهیم با در نظر گرفتن اثر ارلـی بدسـت بیـاوریم. طبق معمـول مـدار را در سـه مرحلـه بررسـی مـی کنـیم: محاسـبه نقـاط کـار، بدسـت آوردن مقـادیر پارامترهـای دینامیکی ترانزیستورها و مشخصات علایم کوچک مدار.



شکل پ ۲-۱ الف تقویت کننده با بار مقاومتی

الف- محاسبه نقاط کار

در این مرحله $V_{S1} = V_{S2} = 0$ در نظر گرفته شده جریانها و ولتاژها را بدست می آوریم.

$$\beta = \beta_F \cdot \left(1 + \frac{V_{CB}}{V_A}\right) \qquad \text{(پ ۲-۱)}$$

$$I_{C3} = I_{R3} \cdot \left(\frac{\beta_F}{\beta_F + 2}\right) \cdot \left(1 + \frac{V_{EE} - V_{BE1} - V_{BE3}}{V_A}\right) \qquad \text{(پ ۲-۲)}$$

$$I_{C1} = I_{C2} = \frac{1}{2} \cdot \frac{\beta_1}{\beta_1 + 1} \cdot I_{C3} \qquad \text{(پ ۲-۳)}$$

در اکثر مدارهای واقعی: $\beta_F >> 1$ و $V_A >> V_{CB}$، در نتیجه روابط فوق را می‌توان به صورت:

$$\beta \approx \beta_F \qquad \text{(پ ۲-٤)}$$

$$I_{C3} \approx I_{C4} \approx I_{R3} \qquad \text{(پ ۲–۵)}$$

$$I_{C1} \approx I_{C2} \approx \frac{I_{R3}}{2} \qquad \text{(پ ۲–۶)}$$

در نظر گرفت.

ب- محاسبه پارامترهای ترانزیستورها

$$r_{o_3} = \frac{V_A + V_{CB3}}{I_{C3}} \qquad \text{(پ ۲–۷)}$$

$$r_{o_1} = r_{o_2} = \frac{V_A + V_{CB1}}{I_{C1}} \qquad \text{(پ ۲–۸)}$$

$$r_{\pi_1} = r_{\pi_2} = \beta_1 \frac{nV_T}{I_{C1}} \qquad \text{(پ ۲–۹)}$$

$$g_{m_1} = g_{m_2} = \frac{I_{C1}}{nV_T} \qquad \text{(پ ۲–۱۰)}$$

با فرض $nV_T = 25mV$، $\beta_F >> 1$ و $V_A >> V_{CB}$:

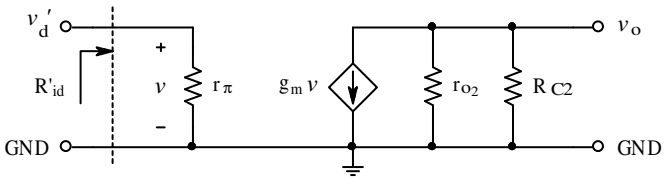
$$r_{o_1} = r_{o_2} \approx 2r_{o_3} \approx \frac{V_A}{I_{R3}} \qquad \text{(پ ۲–۱۱)}$$

$$r_{\pi_1} = r_{\pi_2} \approx \beta_F \frac{25mV}{I_{C1}} \qquad \text{(پ ۲–۱۲)}$$

$$g_{m_1} = g_{m_2} = 40\, I_{C1} \qquad \text{(پ ۲–۱۳)}$$

پ- محاسبه مشخصات مدار

حالت تفاضلی: در این حالت $v_d = v_{s_1} - v_{s_2}$ در نتیجه $i_{c_3} = 0$، به عبارت دیگر $v_{e_1} = v_{e_2} = 0$ (زمین مجازی) بوده، برای محاسبه مقاومت ورودی و بهره ولتاژ، مدار برای یک نیم شاخه به صورت شکل پ ۲-۱ ب در می‌آید (از این پس در مدارهای معادل $R_{C1} = R1$ و $R_{C2} = R2$):



شکل پ ۲-۱ ب مدار نیم شاخه در حالت تفاضلی

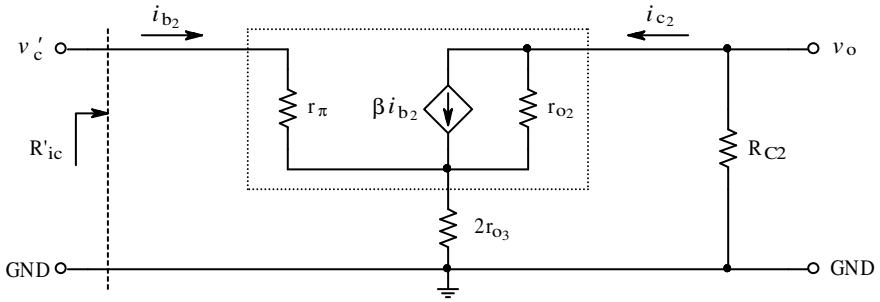
$$v_d = v_{s_1} - v_{s_2} \ , \quad v'_d = \frac{v_d}{2} \qquad \text{(پ ۲-۱۴)}$$

$$R'_{id} = r_\pi \ , \quad A'_{vd} = \frac{v_o}{v'_d} = -g_m \left(r_{o_2} \| R_{C2} \right) \qquad \text{(پ ۲-۱۵)}$$

$$R_{id} = 2R'_{id} = 2\, r_\pi \qquad \text{(پ ۲-۱۶)}$$

$$A_{vd} = \frac{v_o}{v_d} = \frac{v_o}{-2\, v'_d} = \frac{1}{2}\, g_m \left(r_{o_2} \| R_{C2} \right) \qquad \text{(پ ۲-۱۷)}$$

حالت مشترک: در این حالت $v_{s_1} = v_{s_2} = v_c$، یعنی مدار مانند دو امیتر مشترک موازی عمل



شکل پ ۲-۱ پ مدار نیم شاخه در حالت مشترک

میکند. برای محاسبه مقاومت ورودی و بهره ولتاژ، مدار برای یک نیم شاخه به صورت شکل پ ۲-۱ پ در می‌آید:

$$v_c = \frac{v_{s_1} + v_{s_2}}{2}, \quad 2r_{o_3} = R_e \qquad \text{(پ ۲-۱۸)}$$

KVL در حلقه خروجی: $\left(i_{c_2} - \beta_2\, i_{b_2}\right) r_{o_2} + \left(i_{c_2} + i_{b_2}\right) R_e + i_{c_2}\, R_{C2} = 0$

$$i_{c_2} = i_{b_2}\, \frac{\beta_2\, r_{o_2} - R_e}{r_{o_2} + R_e + R_{C2}}$$

$$b = \frac{i_{c_2}}{i_{b_2}} = \frac{\beta_2\, r_{o_2} - R_e}{r_{o_2} + R_e + R_{C2}} \qquad \text{(پ ۲-۱۹)}$$

KVL در حلقه ورودی: $v_c' = i_{b_2}\, r_{\pi_2} + \left(i_{b_2} + i_{c_2}\right) R_e$

با جانشینی (پ ۲-۱۹) $R_{ic}' = \frac{v_c'}{i_{b_2}} = r_{\pi_2} + (1+b) R_e$

$$R_{ic} = \frac{R_{ic}'}{2} = \frac{r_{\pi_2}}{2} + (1+b) r_{o_3} \qquad \text{(پ ۲-۲۰)}$$

$$A_{vc} = \frac{v_o}{v_c'} = \frac{-\,i_{c_2}\, R_{C2}}{i_{b_2}\, R_{ic}'} = -b\, \frac{R_{C2}}{R_{ic}'} \qquad \text{(پ ۲-۲۱)}$$

در اکثر مدارهای واقعی: $\beta_F >> 1$، $V_A >> V_{CB}$ و $r_{o_2} >> R_{C2}$. از (پ ۲-۱۸): $r_{o_2} \approx 2r_{o_3} = R_e$، بنابراین روابط (پ ۲-۱۹) تا (پ ۲-۲۱) به صورت:

$$b = \frac{\beta_2\, r_{o_2} - R_e}{r_{o_2} + R_e + R_{C2}} \approx \frac{\beta_2\, r_{o_2} - r_{o_2}}{r_{o_2} + r_{o_2} + R_{C2}} \approx \frac{\beta_2}{2} \qquad \text{(پ ۲-۲۲)}$$

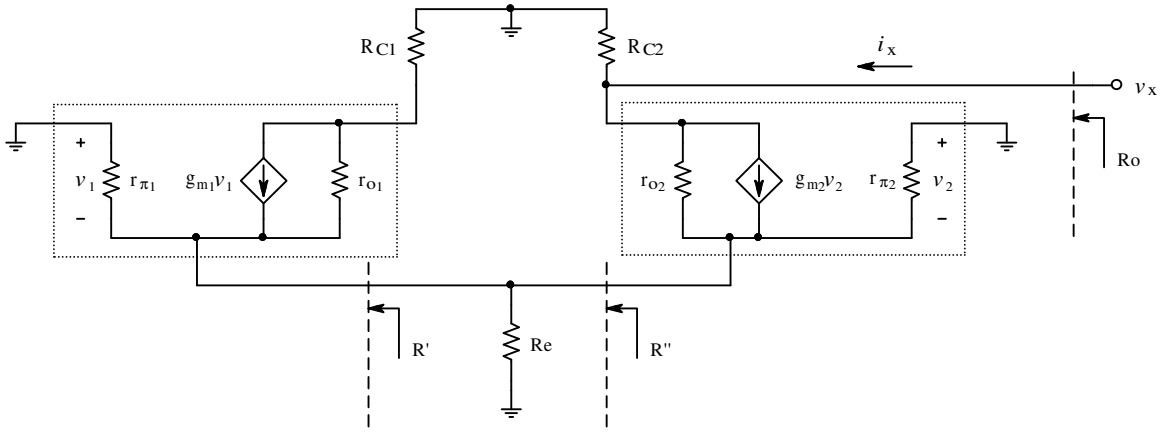
$$R_{ic} = \frac{r_{\pi_2}}{2} + (1+b) r_{o_3} \approx \frac{r_{\pi_2}}{2} + \left(1 + \frac{\beta_2}{2}\right) r_{o_3} \approx \frac{\beta_2}{2}\, r_{o_3} \qquad \text{(پ ۲-۲۳ الف)}$$

$$R_{ic} = \frac{r_{\pi_2}}{2} + (1+b) r_{o_3} \approx \left(1 + \frac{\beta_2 r_{o_2}}{r_{o_2} + 2r_{o_3}}\right) r_{o_3} \approx \frac{\beta_2}{2} \left(2r_{o_3} \,\|\, r_{o_2}\right) \qquad \text{(پ ۲-۲۳ ب)}$$

$$A_{vc} = -b\frac{R_{C2}}{R'_{ic}} \approx -\frac{\beta_2}{2}\frac{R_{C2}}{\beta_2 r_{o_3}} = -\frac{R_{C2}}{2r_{o_3}} \qquad \text{(پ ۲-۲٤)}$$

حاصل می‌شوند.

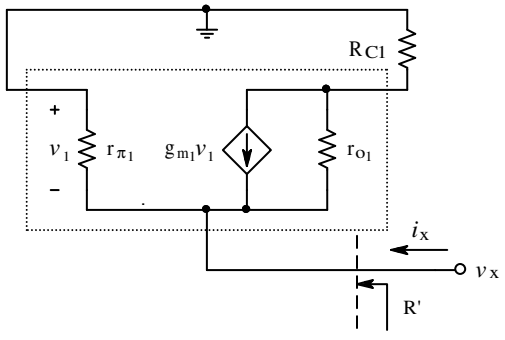
مقاومت خروجی: چون برای محاسبه مقاومت خروجی باید ولتاژهای ورودی صفر شوند، بنـابراین مقاومت خروجی برای هر دو حالت تفاضلی و مشترک یکسان اسـت ($v_{s_1} = v_{s_2} = 0$ ، $v_d = v_c = 0$). برای محاسبه مقاومت خروجی از مدار معادل شکل پ-۲-۱ ت استفاده میکنیم. از مـدار امیتـر مشـترک داریم:



شکل پ ۲-۱ ت مدار معادن برای محاسبه مقاومت خروجی

$$R_o = \frac{v_x}{i_x} = R_{C2}\left\| \left(\left(1 + g_{m_2}\left(R'' \| r_{\pi_2}\right)\right) r_{o_2} + \left(R'' \| r_{\pi_2}\right)\right)\right. \qquad \text{(پ ۲-۲۵)}$$

که در این رابطه: $R'' = R_e \| R'$. برای محاسـبه R' از مدار شکل پ-۲-۱ ث کمک می‌گیریم.



شکل پ ۲-۱ ث مدار برا محاسبه از دید امیتر

$$R' = \frac{v_x}{i_x} = R \parallel r_{\pi_1} \qquad \text{(پ ۲-۲۶)}$$

$$R = \frac{v_x}{i'_x}, \quad i'_x = -g_{m_1} v_1 + i_{r_{o_1}} \qquad \text{(پ ۲-۲۷)}$$

از (پ ۲-۲۷) و شکل پ ۲-۱ ث:

$$\left.\begin{aligned} v_x &= \left(i'_x + g_{m_1} v_1\right) r_{o_1} + i'_x R_{C1} \\ v_1 &= -v_x \end{aligned}\right\} \Rightarrow R = \frac{r_{o_1} + R_{C1}}{1 + g_{m_1} r_{o_1}} \qquad \text{(پ ۲-۲۸)}$$

جانشینی (پ ۲-۲۸) در (پ ۲-۲۶):

$$R' = \frac{r_{o_1} + R_{C1}}{1 + g_{m_1} r_{o_1}} \parallel r_{\pi_1} \qquad \text{(پ ۲-۲۹)}$$

$$R'' = R_e \parallel R' = 2\, r_{o_3} \parallel R' \qquad \text{(پ ۲-۳۰)}$$

با قرار دادن روابط (پ ۲-۲۹) و (پ ۲-۳۰) در رابطه (پ ۲-۲۵) مقاومت خروجی مدار بدست می آید.

با توجه به: $r_o = \frac{V_A + V_{CB}}{I_C}$ و $g_m = \frac{I_C}{nV_T}$، برای مدارهای واقعی:

$$\mu = g_m r_o = \frac{V_A + V_{CB}}{nV_T} >>> 1 \qquad \text{(پ ۲-۳۱)}$$

جانشینی (پ ۲-۲۹) در (پ ۲-۳۱):

$$R' \approx \left(\frac{1}{g_{m_1}} + \frac{R_{C1}}{\mu_1}\right) \parallel r_{\pi_1} \approx \left(r_{e_1} + \frac{R_{C1}}{\mu_1}\right) \parallel \beta_1 r_{e_1} \qquad \text{(پ ۲-۳۲)}$$

برای مدارهای واقعی اکثراً: $V_A >> V_{CC}$ و $V_{CB} \approx V_{R_{C1}} \approx \frac{V_{CC}}{2}$. بنابراین با توجه به این که $R_{C1} = \frac{V_{R_{C1}}}{I_{C1}}$ و $\mu = \frac{V_A + V_{CB}}{n V_T}$ است، نتیجه می شود که $\frac{R_{C1}}{\mu_1} << r_{e_1}$ خواهد بود. بنابراین از (پ ۲-۳۲):

$$R' \approx \left(r_{e_1} + \frac{R_{C1}}{\mu_1} \right) \Big\| \beta_1 r_{e_1} \approx r_{e_1} \Big\| \beta_1 r_{e_1} \approx r_{e_1} = r_{e_2} \qquad \text{(پ ۲-۳۳)}$$

و چون $r_{e_1} << 2 r_{o_3}$ است (چرا؟)، از (پ ۲-۳۰) نتیجه می شود:

$$R'' = R_e \| R' \approx 2 r_{o_3} \| r_{e_2} \approx r_{e_2} \qquad \text{(پ ۲-۳۴)}$$

با جانشینی (پ ۲-۳۴) در (پ ۲-۲۵):

$$R_o = R_{C2} \Big\| \left(\left(1 + g_{m_2} \left(R'' \| r_{\pi_2} \right) \right) r_{o_2} + \left(R'' \| r_{\pi_2} \right) \right)$$

$$R_o \approx R_{C2} \Big\| \left(\left(1 + g_{m_2} \left(r_{e_2} \| r_{\pi_2} \right) \right) r_{o_2} + \left(r_{e_2} \| r_{\pi_2} \right) \right)$$

$$R_o \approx R_{C2} \Big\| \left(\left(1 + g_{m_2} r_{e_2} \right) r_{o_2} + r_{e_2} \right) \approx R_{C2} \Big\| 2 r_{o_2} \qquad \text{(پ ۲-۳۵)}$$

مثال عددی: مدار شکل پ-۲-۱ الف را با فرض مشابه بودن ترانزیستورها، $V_{BE} \approx 0.7V$ و $nV_T = 25mV$ برای دو مورد:

الف- متداول: $Vcc = Vee = 12V$، $R1 = R2 = R3 = 10k\Omega$، $V_A = 100V$، $\beta_F = 200$ و

ب- غیر واقعی: $Vcc = 100V$، $Vee = 12V$، $R1 = 10k\Omega$، $R2 = R3 = 100k\Omega$، $V_A = 10V$، $\beta_F = 20$ حل می کنیم. نتایج حاصله در جدول پ ۲-۱ منعکس شده اند.

تذکر: حالت ب در طراحی های واقعی نباید پیش آید، زیرا ولتاژ شکست ترانزیستورها کمتر از ولتاژ ارلی است (برای اکثر ترانزیستورها حدود نصف آن). بنابراین در عمل همواره باید $Vcc << V_A$ باشد تا تحت هیچ شرایطی ترانزیستور معیوب نشود.

جدول پ ۲-۱ نتایج مثال‌های عددی

مورد	الف			ب		
پارامتر	تقریبی	دقیق	*PSpice*	تقریبی	دقیق	*PSpice*
$I_{R1}\,[mA]$	1.2	1.13	1.13	1.2	1.13	1.13
$I_{C1}\,[mA]$	1.2	1.237	1.24	1.2	1.94	1.94
$I_{C1,C2}\,[mA]$	0.6	0.615	0.616	0.6	0.919	0.92
$V_{CB3}\,[V]$	10.6	10.6	10.6	10.6	10.6	10.6
$V_{CB1,2}\,[V]$	6	5.85	5.84	40	8.1	8.03
$r_{o_3}\,[k\Omega]$	83.3	89.4	89.4	8.33	10.6	10.6
$r_{o_{1,2}}\,[k\Omega]$	166.6	172.1	172	16.66	19.58	19.6
$\beta_{1,2}$	200	211.7	212	10	18.0	18.0
$r_{\pi_{1,2}}\,[k\Omega]$	8.33	8.61	8.59	0.417	0.489	0.49
$g_{m_{1,2}}\,[mA/V]$	24	24.6	24.6	24	36.76	36.7
$R_{id}\,[k\Omega]$	16.66	17.22	17.18	0.833	0.978	0.974
A_{vd}	113.2	116.2	116.3	171.4	300.9	299.4
b	-	100.7	-	-	2.35	-
$R_{ic}\,[k\Omega]$	8330	9099	9063	41.65	35.83	35.88
A_{vc}	0.06	0.0553	0.0554	6	3.282	3.283
$R'\,[\Omega]$	-	43	-	-	123.9	-
$R''\,[\Omega]$	-	43	-	-	123.1	-
$R_o\,[k\Omega]$	9.7	9.725	9.724	25	47.49	47.45

پیوست ۲-۲ نحوه محاسبه مشخصات منبع جریان کسکود با ترانزیستورهای بای پلار

شکل پ ۲-۲ الف مدار یک منبع جریان کسکود را نمایش می دهد. بکمک این شکل می توان جریان خروجی را بدست آورد. با فرض مشابه بودن ترانزیستورها و $V_A >> V_{CB}$:

$$I_{Ref} = I_{E4} + I_{B3} \qquad \text{(پ ۲-۳۶)}$$

$$I_{E4} = I_{C1} + I_{B1} + I_{B2} = (2+\beta)\cdot I_{B2} \qquad \text{(پ ۲-۳۷)}$$

$$I_O = I_{C3} = \frac{\beta}{\beta+1}\cdot I_{E3} = \frac{\beta}{\beta+1}\cdot I_{C2} = \frac{\beta^2}{\beta+1}\cdot I_{B2} \qquad \text{(پ ۲-۳۸)}$$

جانشینی (پ ۲-۳۶) در (پ ۲-۳۷):

$$I_{Ref} = (2+\beta)\cdot I_{B2} + \frac{I_O}{\beta} \qquad \text{(پ ۲-۳۹)}$$

و با جایگزینی (پ ۲-۳۸) در (پ ۲-۳۹):

$$I_{Ref} = (2+\beta)\cdot\frac{\beta+1}{\beta^2}\cdot I_O + \frac{I_O}{\beta} = \frac{\beta^2+4\beta+2}{\beta^2}\cdot I_O \qquad \text{(پ ۲-۴۰)}$$

و از آن جا:

$$I_O = \frac{\beta^2}{\beta^2+4\beta+2}\cdot I_{Ref} \qquad \text{(پ ۲-۴۱)}$$

در صورتی که $\beta >>> 1$ باشد:

$$I_O = \frac{\beta^2}{\beta^2+4\beta+2}\cdot I_{Ref} \approx \left(1-\frac{4}{\beta}\right)\cdot I_{Ref} \approx I_{Ref} \qquad \text{(پ ۲-۴۱ الف)}$$

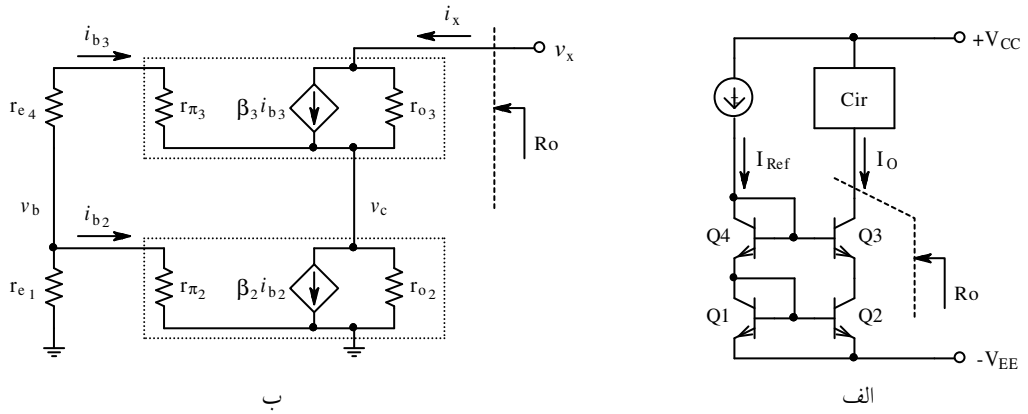
مثلاً به ازای $\beta = 10$ باید از رابطه (پ ۲-۴۱) استفاده کرد: $I_O = \frac{100}{100+40+2}\cdot I_{Ref} \approx 0.7 I_{Ref}$.

در صورتی که به ازای $\beta = 100$ نتایج استفاده از روابطه (پ ۲-۴۱):

$$I_O = \frac{10000}{10000+400+2}\cdot I_{Ref} \approx 0.961 I_{Ref}$$ و (پ ۲-۴۱ الف):

$I_O \approx \left(1-\frac{4}{100}\right)\cdot I_{Ref} = 0.960 I_{Ref}$ خیلی به هم نزدیکند.

برای محاسبه مقاومت خروجی از مدار شکل پ ۲-۲ ب استفاده می کنیم. در این شکل، از مدار معادل علایم کوچک ترانزیستورها استفاده شده است. چون از $Q1$ و $Q4$ به عنوان دیود استفاده شده است، مدل آنها یک مقاومت ساده خواهد بود (r_{e_1} و r_{e_4}).



شکل پ ۲-۲ الف- منبع جریان کاسکود و ب- مدار معادل علایم کوچک

برای بدست آوردن مقاومت خروجی - طبق معمول - یک منبع ولتاژ مستقل (v_x) را به خروجی اعمال کرده، جریان آنرا (i_x) بدست می آوریم. بنا به تعریف: $R_o = \frac{v_x}{i_x}$.

$$v_x = \left(i_x - \beta_3 \cdot i_{b_3}\right)\cdot r_{o_3} + v_c \qquad \text{(پ ۲-۴۲)}$$

$$v_c = \left(i_x + i_{b_3} - \beta_2 \cdot i_{b2}\right)\cdot r_{o_2} \qquad \text{(پ ۲-۴۳)}$$

با مجهول معاون گرفتن:

$$K = \frac{r_{e_1} \left\| r_{\pi_2}\right.}{\left(r_{e_1} \left\| r_{\pi_2}\right.\right) + r_{e_4} + r_{\pi_3}} \qquad \text{(پ ۲-۴۴)}$$

و استفاده از رابطه تقسیم ولتاژ:

$$v_b = \frac{r_{e_1} \left\| r_{\pi_2} \right.}{\left(r_{e_1} \left\| r_{\pi_2} \right.\right) + r_{e_4} + r_{\pi_3}} \cdot v_c = K \cdot v_c \qquad (پ ۲–۴۵)$$

$$i_{b_2} = \frac{v_b}{r_{\pi_2}} \qquad (پ ۲–۴۶)$$

$$i_{b_3} = \frac{v_b - v_c}{r_{e_4} + r_{\pi_3}} = \frac{K-1}{r_{e_4} + r_{\pi_3}} \cdot v_c \qquad (پ ۲–۴۷)$$

جایگزینی (پ ۲–۴۵ تا ۴۷) در (پ ۲–۴۳):

$$v_c = i_x \cdot r_{o_2} + i_{b_3} \cdot r_{o_2} - \beta_2 \cdot i_{b2} \cdot r_{o_2}$$

$$v_c = i_x \cdot r_{o_2} + \frac{K-1}{r_{e_4} + r_{\pi_3}} \cdot v_c \cdot r_{o_2} - \beta_2 \cdot \frac{K \cdot v_c}{r_{\pi_2}} \cdot r_{o_2}$$

$$v_c \cdot \left(1 - \frac{K-1}{r_{e_4} + r_{\pi_3}} \cdot r_{o_2} + \beta_2 \cdot \frac{v_b}{r_{\pi_2}} \cdot r_{o_2} \right) = i_x \cdot r_{o_2}$$

با مجهول معاون گرفتن:

$$L = 1 - \frac{K-1}{r_{e_4} + r_{\pi_3}} \cdot r_{o_2} + \beta_2 \cdot \frac{K}{r_{\pi_2}} \cdot r_{o_2} \qquad (پ ۲–۴۸)$$

$$v_c = \frac{r_{o_2}}{L} \cdot i_x \qquad (پ ۲–۴۹)$$

جایگزینی (پ ۲–۴۷) و (پ ۲–۴۹) در (پ ۲–۴۲):

$$v_x = i_x \cdot r_{o_3} - \beta_3 \cdot i_{b_3} \cdot r_{o_3} + v_c$$

$$v_x = r_{o_3} \cdot i_x - \beta_3 \cdot \frac{(K-1) \cdot r_{o_3}}{r_{e_4} + r_{\pi_3}} \cdot \frac{r_{o_2}}{L} \cdot i_x + \frac{r_{o_2}}{L} \cdot i_x$$

$$R_o = \frac{v_x}{i_x} = r_{o_3} + \beta_3 \cdot \frac{1-K}{L} \cdot \frac{r_{o_2} \cdot r_{o_3}}{r_{e_4} + r_{\pi_3}} + \frac{r_{o_2}}{L} \qquad (پ ۲–۵۰)$$

با فرض مشابه بودن ترانزیستورها، $\beta_F >> 1$ و $V_A >> V_{CB}$ خواهیم داشت:

$$\beta = \beta_F \approx \beta_1 \approx \beta_2 \approx \beta_3 \approx \beta_4$$

$$I_C = I_{Ref} \approx I_{C1} \approx I_{C2} \approx I_{C3} \approx I_{C4}$$

و از آنجا:

$$r_e \approx r_{e1} \approx r_{e2} \approx r_{e3} \approx r_{e4}$$

$$r_\pi \approx r_{\pi 1} \approx r_{\pi 2} \approx r_{\pi 3} \approx r_{\pi 4}$$

$$r_o \approx r_{o1} \approx r_{o2} \approx r_{o3} \approx r_{o4}$$

$$\left.\begin{aligned} K &= \frac{r_{e_1} \| r_{\pi_2}}{\left(r_{e_1} \| r_{\pi_2}\right) + r_{e_4} + r_{\pi_3}} = \frac{r_e \| r_\pi}{\left(r_e \| r_\pi\right) + r_e + r_\pi} \\ r_\pi &= (\beta+1) r_e \quad \Rightarrow \quad r_e \| r_\pi = \frac{\beta+1}{\beta+2} \cdot r_e \end{aligned}\right\} \Rightarrow$$

بنابراین از رابطه (پ ۲-٤٤):

$$K = \frac{\beta+1}{\beta^2+5\beta+5} \approx \frac{1}{\beta+4} \approx \frac{1}{\beta} \qquad \text{(پ ۲-۵۱)}$$

و از رابطه (پ ۲-٤٨):

$$L = 1 - \frac{K-1}{r_{e_4}+r_{\pi_3}} \cdot r_{o_2} + \beta_2 \cdot \frac{K}{r_{\pi_2}} \cdot r_{o_2}$$

$$L \approx 1 - \frac{1/\beta - 1}{r_e + r_\pi} \cdot r_o + \beta \cdot \frac{1/\beta}{r_\pi} \cdot r_o \approx 1 + \frac{r_o}{r_\pi} + \frac{r_o}{r_\pi} \approx 2\frac{r_o}{r_\pi} \qquad \text{(پ ۲-۵۲)}$$

جایگزینی (پ ۲-۵۱ و ۵۲) در (پ ۲-۵۰):

$$R_o = r_{o_3} + \beta_3 \cdot \frac{1-K}{L} \cdot \frac{r_{o_2} \cdot r_{o_3}}{r_{e_4}+r_{\pi_3}} + \frac{r_{o_2}}{L}$$

$$R_o \approx r_o + \beta \cdot \frac{1-1/\beta}{2r_o/r_\pi} \cdot \frac{r_o \cdot r_o}{r_e + r_\pi} + \frac{r_o}{2r_o/r_\pi}$$

$$R_o \approx r_o + \frac{\beta-1}{2} \cdot \frac{r_\pi \cdot r_o}{r_e + r_\pi} + \frac{r_o}{2r_o/r_\pi} = \frac{\beta^2+2\beta+3}{\beta+2} \cdot \frac{r_o}{2} + \frac{r_\pi}{2} \approx \frac{\beta}{2} \cdot r_o \qquad \text{(پ ۲-۵۳)}$$

پیوست ۲-۳ نحوه محاسبه مشخصات منبع جریان کسکود با ترانزیستورهای ماس

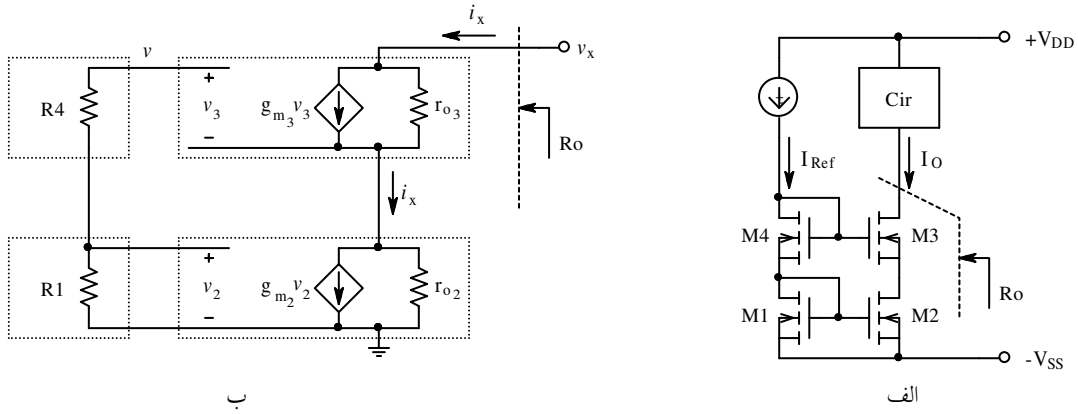
شکل پ-۲-۳ الف مدار یک منبع جریان کسکود با *MOSFET* را نمایش می دهد. بکمک این شکل می توان جریان خروجی را بدست آورد. با فرض مشابه بودن ترانزیستورها و $V_A >> V_{DG}$:

$$I_{Ref} = I_{D4} = I_{D1} \quad \Rightarrow \quad V_{GS1} \approx V_{GS4} \qquad \text{(پ ۲-۵۴)}$$

$$V_{GS1} = V_{GS2} \quad \Rightarrow \quad I_{D2} \approx I_{D1} \qquad \text{(پ ۲-۵۵)}$$

$$I_O = I_{D3} = I_{S3} = I_{D2} \approx I_{D1} = I_{Ref} \qquad \text{(پ ۲-۵۶)}$$

برای محاسبه مقاومت خروجی از مدار شکل پ-۲-۳ ب استفاده می کنیم. در این شکل، از مدار معادل علایم کوچک ترانزیستورها استفاده شده است. به جای $M1$ و $M4$ می توان مقاومت معادل آنها ($R = r_o \| (1/g_m)$) را قرار دار (چرا؟).



شکل پ-۲-۳ الف- منبع جریان کاسکود و ب- مدار معادل علایم کوچک

برای بدست آوردن مقاومت خروجی - طبق معمول - یک منبع ولتاژ مستقل (v_x) را به خروجی اعمال کرده، جریان آنرا (i_x) بدست می آوریم. بنا به تعریف: $R_o = \frac{v_x}{i_x}$.

با تعریف:

$$\mu = g_m \cdot r_o$$

با توجه به این که:

$$v=0,\quad v_2=0\quad\Rightarrow\quad g_{m_2}\cdot v_2=0$$

$$v_x=\left(i_x-g_{m_3}\cdot v_3\right)\cdot r_{o_3}+i_x\cdot r_{o_2} \qquad \text{(پ ۲–۵۷)}$$

$$v_3=v-v_{d2}=-r_{o_2}\cdot i_x \qquad \text{(پ ۲–۵۸)}$$

جایگزینی (پ ۲–۵۸) در (پ ۲–۵۷):

$$v_x=\left(i_x+g_{m_3}\cdot i_x\cdot r_{o_2}\right)\cdot r_{o_3}+i_x\cdot r_{o_2}$$

$$R_o=\frac{v_x}{i_x}=\left(1+g_{m_3}\cdot r_{o_2}\right)\cdot r_{o_3}+r_{o_2} \qquad \text{(پ ۲–۵۸)}$$

در صورت یکسان بودن ترانزیستورها:

$$R_o=(1+\mu)\cdot r_o+r_o=(\mu+2)\cdot r_o\approx\mu\cdot r_o \qquad \text{(پ ۲–۵۹)}$$

پیوست ۲-٤ نحوه محاسبه مشخصات منبع جریان ویلسون با ترانزیستورهای ماس

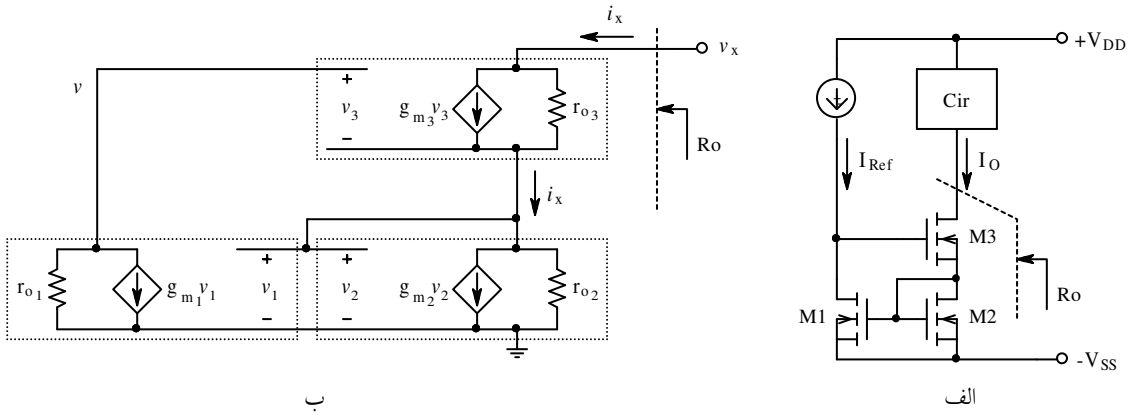
شکل پ ۲-٤ الف مدار یک منبع جریان ویلسون با ترانزیستورهای *MOS* را نمایش می دهد. بکمک این شکل می توان جریان خروجی را بدست آورد. با فرض مشابه بودن ترانزیستورها و $V_A >> V_{DG}$:

$$I_{Ref} = I_{D1} \qquad (پ ۲-٦۰)$$

$$V_{GS1} = V_{GS2} \quad \Rightarrow \quad I_{D2} \approx I_{D1} \qquad (پ ۲-٦۱)$$

$$I_O = I_{D3} = I_{S3} = I_{D2} \approx I_{D1} = I_{Ref} \qquad (پ ۲-٦۲)$$

برای محاسبه مقاومت خروجی از مدار شکل پ ۲-٤ ب استفاده می کنیم. در این شکل، از مدار



شکل پ ۲-٤ الف- منبع جریان ویلسون و ب- مدار معادل علایم کوچک

معادل علایم کوچک ترانزیستورها استفاده شده است.

برای بدست آوردن مقاومت خروجی - طبق معمول - یک منبع ولتاژ مستقل (v_x) را به خروجی اعمال کرده، جریان آنرا (i_x) بدست می آوریم. بنا به تعریف: $R_o = \frac{v_x}{i_x}$.

$$v_x = \left(i_x - g_{m_3} \cdot v_3\right) \cdot r_{o_3} + v_2 \qquad \text{(پ ۲-۶۳)}$$

با تعریف:

$$\mu = g_m \cdot r_o$$

$$v_2 = \left(i_x - g_{m_2} \cdot v_2\right) \cdot r_{o_2} \quad \Rightarrow \quad v_2 = \frac{r_{o_2}}{1+\mu_2} \cdot i_x \qquad \text{(پ ۲-۶۴)}$$

$$v = -g_{m_1} \cdot v_1 \cdot r_{o_1} = -\mu_1 \cdot v_1 \qquad \text{(پ ۲-۶۵)}$$

$$v_1 = v_2 = \frac{r_{o_2}}{1+\mu_2} \cdot i_x \qquad \text{(پ ۲-۶۶)}$$

$$v_3 = v - v_2 = -\mu_1 \cdot v_1 - \frac{r_{o_2}}{1+\mu_2} \cdot i_x \qquad \text{(پ ۲-۶۷)}$$

جایگزینی (پ ۲-۶۵ و ۶۶) در (پ ۲-۶۷):

$$v_3 = -\frac{\mu_1 r_{o_2}}{1+\mu_2} \cdot i_x - \frac{r_{o_2}}{1+\mu_2} \cdot i_x$$

$$v_3 = -\left(\frac{\mu_1+1}{\mu_2+1}\right) \cdot r_{o_2} \cdot i_x \qquad \text{(پ ۲-۶۸)}$$

جایگزینی (پ ۲-۶۴) و (پ ۲-۶۸) در (پ ۲-۶۳):

$$v_x = \left(i_x - g_{m_3} \cdot \left(-\frac{\mu_1+1}{\mu_2+1}\right) \cdot r_{o_2} \cdot i_x\right) \cdot r_{o_3} + \frac{r_{o_2}}{1+\mu_2} \cdot i_x$$

$$R_o = \frac{v_x}{i_x} = \left(1 + \frac{\mu_1+1}{\mu_2+1} \cdot g_{m_3} \cdot r_{o_2}\right) \cdot r_{o_3} + \frac{r_{o_2}}{1+\mu_2} \qquad \text{(پ ۲-۶۹)}$$

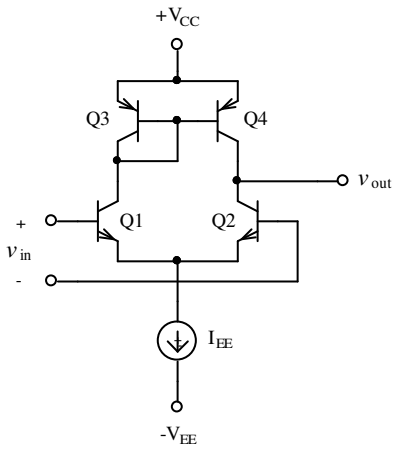
در صورت یکسان بودن ترانزیستورها:

$$R_o = (1+\mu) \cdot r_o + \frac{r_o}{1+\mu} \approx \mu \cdot r_o \qquad \text{(پ ۲-۷۰)}$$

پیوست ۲-۵ محاسبه نقطه کار طبقه تفاضلی با بار فعال

شکل پ ۲-۵ الف یک تقویت کننده با بار فعال بکمک آینه جریان را نمایش می دهد. با فرض مشابه بودن ترانزیستورها خواهیم داشت:

$\beta_{F1} = \beta_{F2} = \beta_{F3} = \beta_{F4} = \beta_F$ ، $V_{A_1} = V_{A_2} = V_{A_3} = V_{A_4} = V_A$ و در نقطه کار: $V_{B_1} = V_{B_2} = 0$.



شکل پ ۲-۵ تقویت کننده با آینه جریان

از:
$$I_C = \beta_F \ (1+\frac{V_{CB}}{V_A})\ I_B$$

و:
$$V_{BE_1} = V_{BE_2} \quad \Rightarrow \quad I_{B_1} = I_{B_2}$$
$$V_{BE_3} = V_{BE_4} \quad \Rightarrow \quad I_{B_3} = I_{B_4}$$

نتیجه می شود:
$$\frac{I_{C_1}}{I_{C_2}} = \frac{V_A + V_{CB_1}}{V_A + V_{CB_2}}, \quad \frac{I_{C_3}}{I_{C_4}} = \frac{V_A + V_{CB_3}}{V_A + V_{CB_4}}$$

از روی شکل:
$$-I_{C_4} = I_{C_2}, \quad -I_{C_3} = I_{C_1}\frac{\beta_F}{\beta_F + 2}$$

بنابراین:
$$\frac{(V_A + V_{CB_1})(V_A + V_{BC_4})}{(V_A + V_{CB_2})(V_A + V_{BC_3})} = \frac{\beta + 2}{\beta}$$

با توجه به شکل:

$$\begin{cases} V_{CB_1} = V_{CC} - V_{EB_3} \\ V_{CB_2} = V_o \\ V_{BC_3} = 0 \\ V_{BC_4} = V_{CC} - V_{EB_4} - V_o \end{cases}$$

با انتخاب $\frac{\beta+2}{\beta} = K$ و $V_{EB_3} = V_{EB_4} = V_{BE}$ نتیجه می شود:

$$V_o = \frac{(V_A + V_{CC} - V_{BE})^2 - K V_A^2}{(V_A + V_{CC} - V_{BE}) + K V_A}$$

بنابراین نتیجه می گیریم که ـ بعلت وابستگی منابع جریان به یکدیگر ـ ولتاژ خروجی مقداری مشخص خواهد داشت.

اگر: $\beta \to \infty$ و $V_A < \infty$ باشد، $K = 1$ و $V_o = V_{CC} - V_{BE}$ خواهد شد، که امری طبیعی است. زیرا به ازای $\beta \to \infty$، $I_1 = I_2 = I_3 = I_4$ بوده، $V_{CE_3} = V_{CE_4}$.

و اگر: $V_A \to \infty$ و $\beta < \infty$ باشد، $V_o = \frac{1-K}{1+K} \cdot V_A$ خواهد شد. از آن جایی که همواره $K > 1$ است (چرا؟)، نتیجه می گیریم $V_o \to -\infty$ یعنی Q_2 اشباع خواهد بود! این امر نیز طبیعی است، $V_A \to \infty$ یعنی منبع جریان ایده‌آل و چون $I_2 > I_4$ (چرا؟) و دو منبع جریان با جریانهای نامساوی را نمی توان سری کرد، بنابراین بناچار Q_2 از حالت منبع جریانی خارج (اشباع) خواهد شد.

بالاخره اگر: $\beta \to \infty$ و $V_A \to \infty$ باشد، $V_o = 0 \times \infty$ یعنی مبهم (نامشخص) به عبارت دیگر غیر قابل محاسبه خواهد بود.

تذکر: توجه شود که این بررسی ها فقط یک بازی ریاضی است! در دنیای واقعی ترانزیستورها و در نتیجه پارامترهای آنها باهم یکسان نیستند! علاوه بر آن خروجی تقویت کننده به یک مقاومت بار وصل می شود. در عمل ولتاژ خروجی توسط طبقه بعدی مشخص می شود.

مراجع

- الکترونیک کاربردی، محمد حسین علوی، دانشگاه صنعتی شریف، ۱۳۵٦
- طراحی الکترونیک جلد اول، محمد حسین علوی، موسسه فنی تهران، ۱۳٦۲
- میکرو الکترونیک، سدرا و سمیت، ویراست چهارم، ترجمه محمود دیانی، انتشارات نص، ۱۳۷۷
- تحلیل و طراحی مدارهای مجتمع آنالوگ، گری و مایر، ویراست سوم، ترجمه اردکانی و منصوری، انتشارات نص، ۱۳۸۳

- Fundamentals of Microelectronics, B. Razavi, John Wiley & Sons, 2008